



本 国 特 許 庁  
PATENT OFFICE  
JAPANESE GOVERNMENT

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日  
Date of Application:

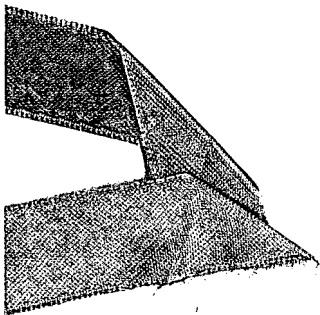
1 9 9 6 年 3 月 1 8 日

出 願 番 号  
Application Number:

平成 8 年特許願第 0 6 1 5 5 2 号

出 願 人  
Applicant (s):

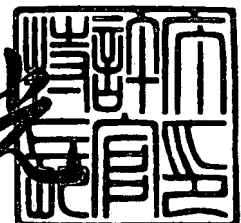
ソニー株式会社



1 9 9 6 年 1 2 月 2 0 日

特 許 庁 長 官  
Commissioner,  
Patent Office

荒井寿光



出証番号 出証特平 0 8 - 3 0 9 0 7 2 5

【書類名】 特許願

【整理番号】 S96003633

【提出日】 平成 8年 3月18日

【あて先】 特許庁長官殿

【国際特許分類】 H01L 31/042

【発明の名称】 薄膜半導体及び太陽電池の製造方法

【請求項の数】 21

【発明者】

【住所又は居所】 東京都品川区北品川6丁目7番35号 ソニー株式会社  
内

【氏名】 田舎中 博士

【特許出願人】

【識別番号】 000002185

【氏名又は名称】 ソニー株式会社

【代表者】 出井 伸之

【代理人】

【識別番号】 100094053

【弁理士】

【氏名又は名称】 佐藤 隆久

【手数料の表示】

【予納台帳番号】 014890

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9005913

【ブルーフの要否】 要

【書類名】明細書

【発明の名称】薄膜半導体及び太陽電池の製造方法

【特許請求の範囲】

【請求項1】

半導体基板表面を変化させて多孔率が異なる2層以上の層から構成される多孔質層を形成する工程と、

該多孔質層の表面に半導体膜をエピタキシャル成長させる工程と、

該エピタキシャル半導体膜を多孔質層を介して半導体基板から剥離する工程を有することを特徴とする薄膜半導体の製造方法。

【請求項2】

多孔質層の形成工程において、表面に多孔率が低い層を形成し、半導体基板に近い内部側に多孔率が高い層を形成する請求項1記載の薄膜半導体の製造方法。

【請求項3】

多孔質層の形成工程において、表面に多孔率が低い表面層と、該表面層と半導体基板との間に該表面層より多孔率が高い中間層と、該中間層内又は該中間層と半導体基板との界面に多孔率が特に高い高多孔質層とを形成する請求項1記載の薄膜半導体の製造方法。

【請求項4】

半導体基板表面を陽極化成して多孔質層を形成する請求項1記載の薄膜半導体の製造方法。

【請求項5】

半導体基板表面を低電流密度で陽極化成した後、高電流密度で陽極化成する請求項1記載の薄膜半導体の製造方法。

【請求項6】

半導体基板表面を低電流密度で陽極化成し、更に該低電流密度よりも少し高い中間低電流密度で陽極化成した後、高電流密度で陽極化成する請求項1記載の薄膜半導体の製造方法。

【請求項7】

高電流密度での陽極化成において、電流を間欠的に流す請求項5記載の薄膜半

導体の製造方法。

【請求項 8】

中間低電流密度での陽極化成において、電流を漸次増大させる請求項 6 記載の薄膜半導体の製造方法。

【請求項 9】

陽極化成を、フッ化水素とエタノール、又はフッ化水素とメタノールを含有する電解溶液中で行う請求項 4 記載の薄膜半導体の製造方法。

【請求項 10】

陽極化成の電流密度を変える際に、電解溶液の組成も変える請求項 4 記載の薄膜半導体の製造方法。

【請求項 11】

陽極化成を暗所で行う請求項 4 記載の薄膜半導体の製造方法。

【請求項 12】

多孔質層を形成した後、水素ガス雰囲気中で加熱する工程を有する請求項 1 記載の薄膜半導体の製造方法。

【請求項 13】

多孔質層を形成した後、水素ガス雰囲気中での加熱工程の前に、多孔質層を熱酸化する工程を有する請求項 12 記載の薄膜半導体の製造方法。

【請求項 14】

半導体基板がシリコンの単結晶である請求項 1 記載の薄膜半導体の製造方法。

【請求項 15】

半導体基板がホウ素を高濃度にドーピングしたものである請求項 1 記載の薄膜半導体の製造方法。

【請求項 16】

上記多孔質層の表面に 2 層以上の半導体層をエピタキシャル成長させて、複層エピタキシャル半導体膜を形成する工程を有する請求項 1 記載の薄膜半導体の製造方法。

【請求項 17】

上記エピタキシャル半導体膜に基板を接合して基板とエピタキシャル半導体膜

とを一体化した後、該エピタキシャル半導体膜を基板と共に上記半導体基板から剥離する請求項1記載の薄膜半導体の製造方法。

【請求項18】

半導体基板表面を変化させて多孔率が異なる2層以上の層から構成される多孔質層を形成する工程と、

該多孔質層の表面に、複層のエピタキシャル半導体膜を形成する工程と、

該複層エピタキシャル半導体層を多孔質層を介して半導体基板から剥離する工程を有することを特徴とする太陽電池の製造方法。

【請求項19】

複層エピタキシャル半導体膜が、 $p^+$ 型エピタキシャル半導体層、 $p$ 型エピタキシャル半導体層及び $n$ 型エピタキシャル半導体層から構成される請求項18記載の太陽電池の製造方法。

【請求項20】

複層エピタキシャル半導体膜の表面に絶縁膜を介して該複層エピタキシャル半導体膜と接続する電極を形成する工程を有する請求項18記載の太陽電池の製造方法。

【請求項21】

上記電極を形成した面に透明プリント基板を接着する工程と、

該プリント基板を上記複層エピタキシャル半導体膜と共に、一体に半導体基板から剥離する工程を有する請求項18記載の太陽電池の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、シリコン単結晶等の薄膜半導体の製造方法及びそれを用いた太陽電池の製造方法に関する。

【0002】

【従来の技術及び発明が解決しようとする課題】

太陽電池の材料としては各種のものが検討されているが、資源量が豊富で公害の心配がないSiが中心であり、世界の太陽電池の生産量も90%以上がSi太

陽電池である。ところで、太陽電池の課題は、低コスト、高効率、高信頼性、エネルギー回収年数が短いことである。このような要求に対しては、薄膜単結晶Siが最も適しているが、薄膜単結晶Siを安価なコストで製作することが困難なため、薄型多結晶Si太陽電池や、薄膜アモルファスSi太陽電池の研究が現在活発に行われている。

#### 【0003】

薄型多結晶Si太陽電池では、プラズマなどを用いた金属級Siからの精製技術によりSiを高純度化し、キャスト法でインゴットを作製し、マルチワイヤー等の高速スライス技術によってウエハーが作製される。しかし、金属級Siからのボロンやリンの除去処理や、キャスト法による良質な結晶のインゴットの作製とウエハーの大面積化、マルチワイヤー等の高速スライス技術は、大変高度な技術を要するので、現在のところ十分安価で良質な基板は製作できていない。また、ウエハーの膜厚は約200 $\mu$ m前後であるので、フレキシブルな基板はできない。

#### 【0004】

薄膜アモルファスSiは、CVD法により樹脂基板面に成膜することができるので、フレキシブルで用途の広い太陽電池を形成できるが、低変換効率や、使用中における変換効率の劣化の問題があり、低コスト化のネックとなっている。

薄膜単結晶Siは、高効率変換、高信頼性が期待でき、しかもフレキシブルであるため応用範囲の拡大が期待される。しかし、集積回路等で応用されるSOI (Silicon On Insulator) 技術により製作が可能であるが、生産性がそれほど良いとはいえず、コストが大変高価であるため、太陽電池に応用することは非常に困難であった。また、単結晶シリコンを形成するプロセス温度は高温であるため、プラスチック基板やガラス基板上に形成することは困難である。

#### 【0005】

太陽電池の応用は、例えばガラス表面に形成した太陽電池付き窓ガラスや、ソーラーカーの屋根などに設置するフレキシブル太陽電池などがあるが、これらの太陽電池は、一般的に製造プロセスや製造コストの都合上、アモルファスSiや、多結晶Siの太陽電池が使用され、単結晶Siは使用されない。

## 【0006】

本発明は、上記事情に鑑みなされたもので、フレキシブルで上記のような場所にも適用が可能であると共に、金属板／セラミック／ガラス／樹脂等、従来からの半導体技術の常識では到底考えられなかったような基板と一体化できる単結晶薄膜シリコン等の薄膜半導体を安価に製造することができる薄膜半導体の製造方法、及びその薄膜半導体を用いて太陽電池を安価に製造することができる太陽電池の製造方法を提供することを目的とする。

## 【0007】

## 【課題を解決するための手段】

本発明は、上記目的を達成するため、半導体基板表面を変化させて多孔率が異なる2層以上の層から構成される多孔質層を形成する工程と、該多孔質層の表面に半導体膜をエピタキシャル成長させる工程と、該エピタキシャル半導体膜を多孔質層を介して半導体基板から剥離する工程を有することを特徴とする薄膜半導体の製造方法を提供する。

## 【0008】

この場合、多孔質層の形成工程において、表面に多孔率が低い層を形成し、半導体基板に近い内部側に多孔率が高い層を形成することが好ましい。

多孔質層の形成工程において、表面に多孔率が低い表面層と、該表面層と半導体基板との間に該表面層より多孔率が高い中間層と、該中間層内又は該中間層と半導体基板との界面に多孔率が特に高い高多孔質層とを形成することが好ましい。

## 【0009】

半導体基板表面を陽極化成して多孔質層を形成することが好ましい。この場合、半導体基板表面を低電流密度で陽極化成した後、高電流密度で陽極化成することが好ましい。また、半導体基板表面を低電流密度で陽極化成し、更に該低電流密度よりも少し高い中間低電流密度で陽極化成した後、高電流密度で陽極化成することが好ましい。更に、高電流密度での陽極化成において、電流を間欠的に流すことが好ましい。中間低電流密度での陽極化成において、電流を漸次増大させることが好ましい。

## 【0010】

陽極化成を、フッ化水素とエタノールを含有する電界溶液中で行うことが好ましい。また、陽極化成の電流密度を変える際に、電解溶液の組成も変えることが好ましい。陽極化成は暗所で行うことが好ましい。

多孔質層を形成した後、水素ガス雰囲気中で加熱することが好ましい。また、多孔質層を形成した後、水素ガス雰囲気中での加熱工程の前に、多孔質層を熱酸化することが好ましい。

## 【0011】

半導体基板がシリコンの単結晶であることが好ましい。この場合、半導体基板がホウ素を高濃度にドーブしたものが好ましい。

更に、多孔質層の表面に2層以上の半導体層をエピタキシャル成長させて、複層エピタキシャル半導体膜を形成することが好ましい。

## 【0012】

エピタキシャル半導体膜に基板を接合して基板とエピタキシャル半導体膜とを一体化した後、該エピタキシャル半導体膜を基板と共に上記半導体基板から剥離することが好ましい。

また、本発明は、半導体基板表面を変化させて多孔率が異なる2層以上の層から構成される多孔質層を形成する工程と、該多孔質層の表面に、複層のエピタキシャル半導体膜を形成する工程と、該複層エピタキシャル半導体層を多孔質層を介して半導体基板から剥離する工程を有することを特徴とする太陽電池の製造方法を提供する。

## 【0013】

この場合、複層エピタキシャル半導体膜が、 $p^+$ 型エピタキシャル半導体層、 $p$ 型エピタキシャル半導体層及び $n$ 型エピタキシャル半導体層から構成されることが好ましい。複層エピタキシャル半導体膜の表面に絶縁膜を介して該複層エピタキシャル半導体膜と接続する電極を形成することが好ましい。

## 【0014】

また、上記電極を形成した面に透明プリント基板を接着する工程と、該プリント基板を上記複層エピタキシャル半導体膜と共に、一体に半導体基板から剥離す



る工程が好ましい。

本発明の薄膜半導体の製造方法は、単結晶シリコン等の半導体基板表面に、例えば陽極化成法により、多孔率（ポロシティ）が異なる2層以上の層から構成される多孔質層を形成し、その多孔質層の上にエピタキシャル成長させてエピタキシャル半導体膜を形成した後、このエピタキシャル半導体膜を、多孔質層が非常に脆いことを利用して半導体基板から剥離し、エピタキシャル薄膜半導体を製造するものである。

#### 【0015】

この製造方法によれば、製造原料となる半導体基板は、表面が多孔質層を形成した分消耗するだけであるので、表面を研磨した後、繰り返し使用可能である。従って、薄膜アモルファスシリコンよりも変換効率が高く、フレキシブルで、大面積の単結晶薄膜半導体を、安価に製作できる。

#### 【0016】

また、エピタキシャル半導体膜上にプリント基板などの基板を接合して基板とエピタキシャル半導体膜とを一体化させた後、基板をエピタキシャル半導体膜と共に、半導体基板から剥離する方法が可能である。従って、基板上に直接成膜するのではないから基板の種類に制限はなく、金属板、セラミック、ガラス、樹脂等、従来からの半導体技術の常識では到底考えられなかったような基板と一体化できる

また、エピタキシャル半導体膜の結晶性を良好にするには、結晶成長の種となる多孔質層の多孔率を小さくする必要がある。このため、陽極化成の条件のうち、電流密度を低くして、電解溶液のHF混合比を多くする必要がある。ところが、多孔率を低くすると、分離強度が強くなるため、多孔質層はとても硬くなり、エピタキシャル半導体膜の分離が難しかった。そこで、分離強度を弱くするために多孔率を上げようと、例えば陽極化成の条件のうち、電流密度を高くして、電解溶液のHF混合比を少なくすると、確かに分離は容易になるが、エピタキシャル半導体膜の結晶性は極端に悪くなる。

#### 【0017】

本発明では、多孔質層の表面部分の多孔率を小さくして、多孔質層内部の多孔

率が大きいという2面性の性質をもつ多孔質層を形成することにより、多孔質層上に良質なエピタキシャル半導体膜を形成でき、かつ、エピタキシャル半導体膜を容易に分離できる。例えば、超音波により容易に分離させることができる程度の弱い多孔質層を形成することも可能である。

【0018】

上記多孔質層内部側の多孔率が大きい層は、多孔率が大きいほど剥離が容易になるが、歪みが大きく、その影響が多孔質層の表面層にまで及ぼしてしまう。このため、表面層に亀裂が生じることもある。また、エピタキシャル成長を行う際、エピタキシャル半導体膜に欠陥を生じさせる原因となる。そのため、多孔率の非常に高い層と多孔率の低い表面層との間に、これらの層から発生する歪みを緩和するバッファ層として、表面層よりやや多孔率の高い中間層を形成することにより、剥離が容易で良質のエピタキシャル半導体膜を形成できる。

【0019】

多孔質層を陽極化成で形成する際、低電流密度で陽極化成した後、高電流密度で陽極化成することにより、多孔質層表面に多孔率の低い表面層を形成すると共に、多孔質層内部側に多孔率の高い高多孔質層（剥離層という場合がある）を形成することができる。

【0020】

また、低電流密度で陽極化成し、更に該低電流密度よりも少し高い低電流密度で陽極化成した後、高電流密度で陽極化成することにより、多孔率の低い表面層、バッファ層、多孔率の高い剥離層を有する多孔質層を形成することができる。

【0021】

また、高電流密度での陽極化成において、電流を間欠的に流すことにより、多孔質層に多孔率の高い剥離層を半導体基板側界面又はその近傍に形成することができるため、表面と剥離層とを最大限に離間させることができ、そのためバッファ層を薄くでき、その分多孔質層の厚さを減らし、半導体基板の消費を少なくすることができ、コストを更に低下させることが可能となる。

【0022】

低電流密度での陽極化成において、電流を漸次増大させることにより、多孔質層の表面層と剥離層との間のバッファ層の多孔率を内部に行くに従い漸次増大させるように形成することができるので、バッファ層の機能を更に良好にすることができる。

【0023】

陽極化成を、フッ化水素とエタノールを含有する電界溶液、あるいは、フッ化水素とメタノールの混合液中で行うことにより、多孔質層を容易に形成することができる。

この場合、陽極化成の電流密度を変える際に、電解溶液の組成も変えることにより、多孔率の調整範囲が更に大きくなる。

【0024】

また、陽極化成中に光を照射すると、多孔質層の表面層表面に凹凸が多くなり、エピタキシャル半導体膜の結晶性が悪くなるので、陽極化成を暗所で行うことにより、良好な結晶性を有するエピタキシャル半導体膜を形成することができる。

【0025】

多孔質層を形成した後、水素ガス雰囲気中で加熱することにより、多孔質層の表面層の表面はなめらかになり、良好な結晶性を有するエピタキシャル半導体膜を形成することができる。

多孔質層を形成した後、水素ガス雰囲気中での加熱工程の前に、多孔質層を熱酸化することにより、多孔質層の内部が酸化されるので、次行程の水素アニールを施しても、多孔質層には大きな構造変化が生じ難くなり、多孔質層の表面に内部からの歪みが伝わり難くなるため、結晶性の良好なエピタキシャル半導体膜を形成することができる。

【0026】

半導体基板として、シリコンの単結晶を用いることにより、太陽電池に用いる単結晶シリコン薄板を製造することができる。

半導体基板として、ホウ素を高濃度にドーブしたものは、陽極化成時に、結晶状態を維持したまま多孔質化するため、エピタキシャル半導体膜形成に都合がよ

い。

【0027】

また、多孔質層の表面に2層以上の半導体層をエピタキシャル成長させることにより、例えば太陽電池などを製造することができる。

更に、エピタキシャル半導体膜に基板を接合してこれらを一体化した後、該エピタキシャル半導体膜を基板と共に上記半導体基板から剥離することにより、金属板／セラミック／ガラス／樹脂等、従来からの半導体技術の常識では到底考えられなかったような基板上へ、単結晶薄膜半導体を接合できる。

【0028】

本発明の太陽電池の製造方法は、上記剥離法による薄膜半導体の製造方法を用いて、多孔質層の表面に、複層のエピタキシャル半導体膜を形成するもので、この複層エピタキシャル半導体膜を分離することにより、太陽光線を電流に変換する薄膜単結晶半導体を製造することができる。

【0029】

この太陽電池は、上記のように安価に製造できると共に、単結晶であるので、変換効率が良好である上、フレキシブルである。

この場合、複層エピタキシャル半導体膜として、 $P^+$ 型エピタキシャル半導体層、 $P$ 型エピタキシャル半導体層及び $n$ 型エピタキシャル半導体層から構成されるものが有効である。

【0030】

また、該複層エピタキシャル半導体膜の表面に絶縁膜を形成し、更にその上に電極を形成することにより、エピタキシャル半導体膜との界面でのキャリア発生や再結合を極力少なくしつつ、エピタキシャル半導体膜から電流を取り出すことができる。

【0031】

更に、電極を形成した面に透明プリント基板を接着することにより、太陽電池用の回路の配線を施した基板と太陽電池とを一体化することができ、従来からの半導体技術の常識では到底考えられなかったようなプリント基板と薄膜単結晶太陽電池とを一体化できる。

【0032】

## 【発明の実施の形態】

以下、本発明の実施の形態について具体的に説明するが、本発明は、下記の実施形態に限定されるものではない。

本発明の薄膜半導体の製造方法は、上述したように、半導体基板表面を変化させて多孔率が異なる2層以上の層から構成される多孔質層を形成する工程と、該多孔質層の表面に半導体膜をエピタキシャル成長させる工程と、該エピタキシャル半導体膜を多孔質層を介して半導体基板から剥離する工程を有する。以下、各工程について説明する。

【0033】

本発明方法で用いる半導体基板としては、シリコン多結晶、シリコン単結晶、GaAs単結晶等の化合物半導体など種々のものを用いることができる。シリコン単結晶太陽電池などの製造には、シリコン単結晶が好適である。半導体基板の形状に特に制限はなく、通常の円盤形ウエハの他、曲面を有するものなど種々の形状の基板が使用可能である。

【0034】

また、半導体基板の不純物は、n型、p型、不純物を含まないものなど何れでもよい。しかし、陽極化成への適用を考えると、 $p^+$ 型シリコン基板が望ましい。 $p^+$ 型シリコン基板のホウ素濃度は約 $10^{19} \text{ cm}^{-3}$ 程度、抵抗が $0.01 \sim 0.02 \Omega \text{ cm}$ 程度が好ましい。 $p^+$ 型シリコン基板を陽極化成すると、基板表面とほぼ垂直方向に細長く伸びた微細孔が形成され、結晶性を維持したまま多孔質化するため、望ましい多孔質層が形成できる。

【0035】

半導体基板表面を変化させて多孔率が異なる2層以上の層から構成される多孔質層を形成する方法は、例えば陽極化成法が好適である。陽極化成の方法は、半導体基板を陽極としてフッ化水素酸水溶液中で通電を行う方法であり、様々な手段が提案されているが、例えば伊藤らによる表面技術Vol. 46, No. 5, p. 8-13, 1995 [多孔質Siの陽極化成] に示されたような、図1に示す2重セル法で行うことができる。この方法は、2つの電解溶液槽の間に多孔質

層を形成すべき半導体基板を配置し、両方の電解溶液層には、直流電源と接続された白金電極が設置されている。両電解溶液槽に、例えば $\text{HF} : \text{C}_2\text{H}_5\text{OH} = 1 : 1$ の電解溶液を入れ、白金電極に直流電圧を印加し、半導体基板を陽極、白金を陰極とする。これにより、半導体基板の一方の面が浸食されて多孔質化する。この2重セル法では、オーミック電極が不要になり、オーミックから不純物が導入することがない。なお、電界溶液としては、上記以外に、例えばフッ化水素とメタノールの混合溶液を用いることができる。

## 【0036】

この陽極化成の条件により、形成される多孔質層の構造が相当に変化し、それによって剥離の容易さ及びその上に形成されるエピタキシャル半導体膜の結晶性に大きな影響がある。

本発明においては、多孔率が異なる2層以上の層から構成される多孔質層を形成する。多孔質層としては、表面には、多孔率が低く、緻密な表面層を有し、内部側（半導体基板側）には多孔率が高い高多孔質層を有することが望ましい。緻密な表面層により、良好な結晶性を有するエピタキシャル半導体膜を形成できると共に、得られたエピタキシャル半導体膜を高多孔質層を介して半導体基板から容易に剥離することができる。

## 【0037】

上記表面層と高多孔質層とを有する多孔質層を陽極化成により形成するには、電流密度が異なる2段階以上の多段階陽極化成法を採用することが望ましい。まず、最表面に微細孔の口径の小さい多孔質層を作製するため、低電流密度で陽極化成を施す。多孔質層の膜厚は時間に比例するので、所望する膜厚になるような時間で陽極化成を行う。その後、かなり高い電流密度で陽極化成を行えば、最初に形成された多孔質層の下部に多孔率の大きい高多孔質層が形成される。多孔質層の内部に小さな多孔率の多孔質層と大きな多孔率の多孔質層が形成されるので、その付近には格子定数の違いにより大きな歪みが生じる。この歪みがある値以上になると、多孔質層は2つに分離する。よって、分離するかしないかというような境界条件付近の陽極化成条件で多孔質層を作製すれば、その上部にエピタキシャル半導体膜を形成した後、エピタキシャル半導体膜を容易に分離することが

できる。低電流密度の陽極化成は、例えば $0.01 \sim 0.02 \Omega \text{ cm}$ のP型基板を用い、 $\text{HF} : \text{C}_2\text{H}_5\text{OH} = 1 : 1$ のとき、 $0.5 \sim 10 \text{ mA} / \text{cm}^2$ 程度の電流密度で数分から数十分の時間、高電流密度の陽極化成は、例えば $40 \sim 300 \text{ mA} / \text{cm}^2$ 程度の電流密度で $1 \sim 10$ 秒間、好適には3秒前後の時間で行うことが好ましい。

#### 【0038】

上記のような2段階の陽極化成では、多孔質層内部の高多孔質層で発生した歪みが大変大きいため、多孔質層の表面まで歪みの影響が及ぶ。表面に及んだ歪みは、この表面にエピタキシャル成長を行う際、エピタキシャル半導体膜に欠陥を生じさせる原因となるので、エピタキシャル半導体膜の結晶性に悪影響を及ぼす。また、上記歪みにより、多孔質層の表面層に亀裂が生じることもある。

#### 【0039】

そこで、最表面を形成する多孔率の小さい表面層と多孔率の高い高多孔質層との間にバッファ層として、2つの層から発生する歪みを緩和するような中間層を設けることが好ましい。具体的には、最初に低電流密度の第1陽極化成を行い、次いで第1陽極化成よりもやや高い電流密度の第2陽極化成を行って、その後それらよりもずっと高い電流密度で第3陽極化成を行う。この後エピタキシャル成長を行うと、結晶性のよいエピタキシャル半導体膜が成膜できる。第1陽極化成の条件は、特に制限されないが、例えば $0.01 \sim 0.02 \Omega \text{ cm}$ のP型基板を用い、 $\text{HF} : \text{C}_2\text{H}_5\text{OH} = 1 : 1$ のとき、 $0.5 \sim 3 \text{ mA} / \text{cm}^2$ 程度、第2陽極化成の電流密度は例えば $3 \sim 20 \text{ mA} / \text{cm}^2$ 程度、第3陽極化成の電流密度は、例えば $40 \sim 300 \text{ mA} / \text{cm}^2$ 程度で行うことが好ましい。例えば $1 \text{ mA} / \text{cm}^2$ の電流密度で陽極化成を行うと、多孔率は約16%程度、 $7 \text{ mA} / \text{cm}^2$ の電流密度で陽極化成を行うと、多孔率は約26%、 $200 \text{ mA} / \text{cm}^2$ の電流密度で陽極化成を行うと、多孔率は約60~70%程度になる。

#### 【0040】

また、上記のように電流密度を3段階とした場合、第1陽極化成で形成される多孔率が低い表面層はそのまま低い多孔率を保ち、第2陽極化成で形成される多孔率がやや高いバッファ層は、表面層の下、即ち表面層と半導体基板の界面に

形成され、これにより多孔質層は表面層とバッファ層の2層構成となる。最後に第3陽極化成で形成される多孔率の高い剥離層は、原理は不明であるが、バッファ層の中間に形成される。

#### 【0041】

上記のバッファ層の性能をより高めるため、バッファ層を2段以上にする多段階の陽極化成を行えば、最表面を形成する多孔率の小さい表面層と分離面を形成する多孔率の大きい剥離層との間の歪みがより緩和される。よって、さらに結晶性のよいエピタキシャル半導体膜が形成できる。

#### 【0042】

また、例えば、バッファ層の電流密度を時間に対して漸次増大させるように傾斜的に行えば歪みがより緩和される。

ところで、分離面は、最後に行う多孔率の大きい剥離層とその直前に行う多孔率の小さいバッファ層との界面で格子定数の違いによる歪みが大きくかかることによって形成されるが、この最後の陽極化成を行うときに工夫をすると、分離面がより分離しやすくなる。それは、最後の高電流密度の陽極化成で、例えば時間を3秒間一定に流すのではなく、1秒間流したら陽極化成をやめ、しばらく時間がたったら、例えば1分程度放置した後、同じ又は異なる高電流密度でまた1秒間流して陽極化成をやめ、またしばらく時間がたったら、例えば1分程度放置した後、再度同じ又は異なる高電流密度で1秒間流して陽極化成をやめるという間欠的に電流を流す方法である。この方法を使用して適当な陽極化成条件を選べると、剥離層が半導体基板表面との界面に形成され、分離面は上記のようなバッファ層の内部ではなく、多孔質層と半導体基板との界面で分離される。そして半導体基板側の表面は電界研磨される。

#### 【0043】

そのため、多孔質層における歪みが生じる高多孔質層と表面とが最大限に離れ、バッファ層の効果が最大限に発揮されるため、良好な結晶性を有するエピタキシャル半導体膜を形成することができる。また、バッファ層を薄くしてもよく、その結果、多孔質層を形成するための半導体基板の消耗を減らすことが可能である。



## 【0044】

最表面の多孔質層の微細孔を小さくする手段の一つとして、電解溶液中のHF濃度を濃くする方法がある。これを利用して、まず最表面の多孔質層を形成する低電流陽極化成では、HF濃度の濃い電界溶液を使用する。次にバッファ層となる多孔質層を形成した後、電解溶液のHF濃度を薄くしてから、最後に高電流密度の陽極化成を行う。この多孔質層にエピタキシャル成長を行えば、上記の方法よりもさらに結晶性のよいエピタキシャル半導体膜が形成され、かつ、分離が容易な基板を製作することができる。

## 【0045】

この場合、最表面の多孔質層でHF濃度の濃い電界溶液、例えば $\text{HF} : \text{C}_2\text{H}_5\text{OH} = 2 : 1$ を使用して陽極化成を行った後、バッファ層を構成する陽極化成時にはそれよりやや薄いHF濃度の電解溶液、例えば $\text{HF} : \text{C}_2\text{H}_5\text{OH} = 1 : 1$ を使用して、そしてさらに電解溶液のHF濃度を薄くして、例えば $\text{HF} : \text{C}_2\text{H}_5\text{OH} = 1 : 1 \sim 1 : 2$ の電解溶液を用いて最後に高電流密度の陽極化成を行う。このように、電界溶液のHF濃度は、最表面で使用した濃度から最後のポーラス層形成で使用した範囲内の濃度になるように変化させてよい。

## 【0046】

なお、上記の方法で最表面の多孔質層形成からバッファ層形成にかけて、電流密度を変化させるとき、一旦陽極化成をやめてから次の陽極化成を始めても形成できるが、電流を切らずに連続して電流密度を変化させてもよい。

また、陽極化成を行う際は、光を遮断して行うことが好ましい。光を照射すると、多孔質層の表面に凹凸が多くなり、結晶性の良好なエピタキシャル半導体膜を得ることが困難になる。なお、陽極化成されたシリコンの多孔質層は、可視発光素子として利用できる。この場合、上記と逆に光を照射しながら陽極化成することが好ましく、これにより発光効率が上昇する。更に、酸化させると、波長にブルーシフトが起こる。また、半導体基板は、p型でもn型でもよいが、不純物を導入しない高抵抗のものの方が好ましい。

## 【0047】

以上の工程により、表面（片面又は両面）に多孔質層が形成された半導体基板

を得ることができる。なお、多孔質層全体の膜厚は、特に制限されないが、 $1 \sim 50 \mu\text{m}$ 、好適には $3 \sim 15 \mu\text{m}$ 、通常 $8 \mu\text{m}$ 程度の厚さとすることができる。半導体基板をできる限り繰り返し使用する観点から、可能な限り薄くすることが好ましい。

#### 【0048】

次のエピタキシャル成長工程の前に、多孔質層を処理することが好ましい。この処理としては、水素ガス雰囲気下における水素アニールを上げることができる。この水素アニールにより、多孔質層の表面に形成された自然酸化膜の完全な除去、及び多孔質層中の酸素原子を極力除去することができ、多孔質層の表面が滑らかになり、良好な結晶性を有するエピタキシャル半導体膜を形成することができる一方、剥離層とバッファ層との界面の分離強度がいつそう弱くなる。水素アニールは、例えば $950 \sim 1150^\circ\text{C}$ 程度の温度範囲で行うことができる。

#### 【0049】

また、水素アニールの前に、多孔質層を低温酸化させると、多孔質層の内部は酸化されるので、水素ガス雰囲気中での熱アニールを施しても多孔質層には大きな構造変化が生じない。つまり、多孔質層の表面にも剥離層からの歪みが伝わりにくくなり、良質な結晶性のエピタキシャル半導体膜を成膜することが可能である。この低温酸化は、例えばドライで $400^\circ\text{C}$ で1時間程度の条件で行うことができる。

#### 【0050】

次に、上記工程で製造した表面に多孔質層を有する半導体基板にエピタキシャル成長を行う。単結晶半導体基板の表面に形成された多孔質層は、多孔質ながら結晶性を保っており、エピタキシャル成長可能である。このエピタキシャル成長は、例えばCVD法により、例えば $700 \sim 1100^\circ\text{C}$ の温度で行うことができる。このエピタキシャル成長は、サセプタ加熱方式、あるいは半導体基板に直接電流を流して加熱する通電加熱方式など、何れでもよい。この加熱方式は、上記水素アニールも同様である。

#### 【0051】

また、エピタキシャル半導体膜は、半導体基板と同じ物質でもよく、異なる物

質でもよい。例えば、単結晶シリコン半導体基板に形成した多孔質層上に、シリコンのエピタキシャル半導体膜を形成したり、GaAs等の化合物半導体のエピタキシャル半導体膜を成長させたり、更には、シリコンとシリコン化合物、例えば $\text{Si}_{1-y}\text{Ge}_y$ 等とを適宜積層する等、種々の組み合わせが可能である。一方、半導体基板として化合物半導体を用いて陽極化成を行えば、多孔質層を有する化合物半導体基板を製作することができる。この多孔質層面に化合物半導体をエピタキシャル成長させれば、多孔質シリコン上にエピタキシャル成長させるよりも格子不整合が小さいので、さらに良好な結晶性をもつ薄膜化合物半導体を形成することができる。

更に、不純物をエピタキシャル成長中に導入したり、あるいはイオン注入などで別途導入してもよい。不純物の濃度、種類、更には膜厚も目的とする薄膜半導体の用途に応じて適宜選択することができる。例えば、半導体集積回路を薄膜半導体に形成する場合、半導体素子の動作層は数 $\mu\text{m}$ 程度の厚さであるので、例えば $5\mu\text{m}$ 程度の厚さに形成することが好ましい。

#### 【0052】

単結晶シリコン薄膜半導体を太陽電池として用いる場合、例えば多孔質層側から順に、 $p^+$ 型エピタキシャル半導体層、 $p$ 型エピタキシャル半導体層、及び $n^+$ 型エピタキシャル半導体層の順に成膜し、これらを有する複層エピタキシャル半導体膜を形成することが好ましい。これらの層の不純物濃度、膜厚は特に制限されないが、例えば $p^+$ 型エピタキシャル半導体層は、膜厚が $0\sim 1\mu\text{m}$ の範囲、典型的には $0.5\mu\text{m}$ 程度、ホウ素濃度が $10^{18}\sim 10^{20}\text{cm}^{-3}$ の範囲、典型的には約 $10^{19}\text{cm}^{-3}$ 程度、 $p$ 型エピタキシャル半導体層は、膜厚が $1\sim 30\mu\text{m}$ の範囲、典型的には $5\mu\text{m}$ 程度、ホウ素濃度が $10^{14}\sim 10^{17}\text{cm}^{-3}$ の範囲、典型的には約 $10^{16}\text{cm}^{-3}$ 程度、 $n^+$ 型エピタキシャル半導体層は、膜厚が $0.1\sim 1\mu\text{m}$ の範囲、典型的には $0.5\mu\text{m}$ 程度、リン又は砒素の濃度が $10^{18}\sim 10^{20}\text{cm}^{-3}$ の範囲、典型的には約 $10^{19}\text{cm}^{-3}$ 程度とすることが好ましい。

#### 【0053】

また、多孔質層側から $p^+$ 型シリコン層、 $p$ 型 $\text{Si}_{1-x}\text{Ge}_x$  グレーディッド層、アンドープの $\text{Si}_{1-y}\text{Ge}_y$ 、 $n$ 型 $\text{Si}_{1-x}\text{Ge}_x$  グレーディッド層、及び

$n^+$  型シリコン層の順にエピタキシャル半導体膜を形成するダブルヘテロ構造の太陽電池とすることも可能である。このダブルヘテロ構造を構成する各層の典型的な例示としては、 $p^+$  型シリコン層としては、不純物濃度が  $10^{19} \text{ cm}^{-3}$  程度、膜厚が  $0.5 \mu\text{m}$  程度、 $p$  型  $\text{Si}_{1-x}\text{Ge}_x$  グレーディッド層としては、不純物濃度が  $10^{16} \text{ cm}^{-3}$  程度、膜厚が  $1 \mu\text{m}$  程度、アンドープの  $\text{Si}_{1-y}\text{Ge}_y$  としては、 $y$  が  $0.7$ 、膜厚が  $1 \mu\text{m}$  程度、 $n$  型  $\text{Si}_{1-x}\text{Ge}_x$  グレーディッド層としては、不純物濃度が  $10^{16} \text{ cm}^{-3}$  程度、膜厚が  $1 \mu\text{m}$  程度、及び  $n^+$  型シリコン層としては、不純物濃度が  $10^{19} \text{ cm}^{-3}$  程度、膜厚が  $0.5 \mu\text{m}$  程度とすることが好ましい。なお、 $p$  型、 $n$  型  $\text{Si}_{1-x}\text{Ge}_x$  グレーディッド層中の  $\text{Ge}$  の組成比  $x$  は、それぞれ両側に存するシリコン層の  $x=0$  からアンドープの  $\text{Si}_{1-y}\text{Ge}_y$  の  $y$  まで、漸次増大するようにすることが好ましい。これにより、各階面において格子常数が整合することから、良好な結晶性を得ることができる。

#### 【0054】

このようなダブルヘテロ構造の太陽電池では、その中央のアンドープの  $\text{Si}_{1-y}\text{Ge}_y$  にキャリア及び光を有効に閉じこめることができるため、高い変換効率を得ることができる。

以上のように、エピタキシャル半導体膜を形成した後、このエピタキシャル半導体膜を半導体基板から剥離し、そのまま薄膜半導体として使用することも可能である。

#### 【0055】

好ましい方法としては、エピタキシャル半導体膜に対して半導体基板に多孔質層を介して弱く固着した状態のまま、例えば太陽電池として必要な処理を行い、例えば基板をエピタキシャル半導体膜に貼合せて、基板とエピタキシャル半導体膜とを一体化させた後、半導体基板から一体に剥離することが好ましい。

#### 【0056】

この基板としては、例えば窓ガラスなどのガラス板、透明樹脂フィルム又はシートなどの樹脂基板、金属基板、セラミック基板など広い範囲のものを選択することができる。

以下、太陽電池を構成する工程を説明する。この工程は、半導体基板からエピ

タキシャル半導体膜を剥離した後行ってもよく、半導体基板と一体化した状態のまま行ってもよい。

【0057】

上記のように複層シリコンエピタキシャル半導体膜を形成した後、例えば表面に酸化膜を例えば熱酸化により、10～200nm程度の膜厚で形成する。そして、必要により、エピタキシャル半導体膜表面の酸化膜をフォトリソグラフィ技術を用いて配線層のパターンに形成する。あるいは、エピタキシャル半導体膜との接続が必要な個所にだけ、開口させてもよい。その後、アルミニウムなどの配線層を構成する金属等を例えば蒸着し、更に配線層のパターンにエッチングして電極を形成する。この電極の形成は、例えば印刷法などでも行うことができる。

【0058】

また、例えば透明樹脂フィルム又はシートに太陽電池用の回路の配線を形成し、エピタキシャル半導体膜上に形成した電極と対応した電極を形成したプリント基板を予め用意しておく。

そして、エピタキシャル半導体膜の電極とプリント基板の電極とを貼り合わせる。このとき、両者の電極間相互は、例えば半田により接着する。また、電極以外の部分は、エポキシ樹脂などの透明接着剤を用いて接着できる。

【0059】

このように、プリント基板と薄膜単結晶シリコンとを貼り合わせることは、従来不可能であったが、本発明においては、極めて容易に行うことができる。また、プリント基板に限らず、透明樹脂シート又はフィルムを貼り合わせてもよい。

プリント基板を貼り合わせた後、プリント基板と半導体基板との間に引っ張るような応力を加えることにより、多孔質層の剥離層が破壊し、エピタキシャル半導体膜をプリント基板側に貼り合わせたまま容易に半導体基板から剥離することができる。これにより、プリント基板表面に薄膜半導体太陽電池が設けられた太陽電池を形成すると共に、再利用可能な半導体基板を分離することができる。

【0060】

エピタキシャル半導体膜の剥離面には、多孔質層が一部残る場合がある。この多孔質層は、例えばエッチングにより除去してもよく、あるいはそのまま残して

おくことも可能である。好ましくは剥離面をそのまま残し、ここに、例えば銀ペースト等の金属膜を形成し、太陽電池裏面とのオーミックコンタクトをとることができる。また、この金属膜は反射膜としても機能し、高効率変換に寄与する。

#### 【0061】

この金属膜に、必要により、太陽電池の裏面電極となると共に、保護膜としても機能する金属板を貼り合わせてもよく、また、樹脂などの保護層を形成しても勿論よい。

一方、分離された半導体基板は、その表面を研磨して再び使用可能である。例えば1回の太陽電池の製作に消費される基板の厚さは約 $3 \sim 20 \mu\text{m}$ 程度であるため、10回の繰り返し使用でも消費される厚さは約 $30 \sim 200 \mu\text{m}$ である。そのため、高価な単結晶の半導体基板を繰り返し使用できるので、本発明方法は、極めて低コスト、かつ低エネルギーで太陽電池を製造することができる。なお、半導体基板表面に消費した分のエピタキシャル成長を行えば、永久に同一の半導体基板を用いることができ、更に低コスト、低エネルギーで太陽電池を製造することができる。

#### 【0062】

以上のように製造された太陽電池は、エピタキシャル半導体膜が薄くフレキシブルであるので、ある程度柔軟性を有する。そのため、ガラス表面に形成した太陽電池付き窓ガラスや、ソーラーカーの屋根などに設置することが可能である。また、光電変換効率に優れた単結晶であるため、単位面積当たりの発電量が従来のアモルファスシリコンより優れている。しかも、低エネルギーで製造されているので、エネルギー回収年数も大幅に短縮することが可能である。

#### 【0063】

##### 【実施例】

以下、実施例を図面と共に示す。各実施例における(a)、(b)等は各図面の(a)、(b)等と対応している。

##### 【実施例1】

工程図を図2に示す。(a)高濃度ボロンドープの単結晶Si基板( $0.01 \sim 0.02 \Omega\text{cm}$ )10を選択し、その表面に陽極化成を施して多孔質化させる

。陽極化成の方法は、上述した2重セル法を用いた。多孔質層が作製される側の槽には電界溶液として $\text{HF} : \text{C}_2\text{H}_5\text{OH} = 1 : 1$ を、その反対側の槽の電界溶液にも $\text{HF} : \text{C}_2\text{H}_5\text{OH} = 1 : 1$ を注入した。これらの電界溶液槽でSi基板をはさみ、それぞれの電界溶液槽内に電極として設置したPt電極間に電流を流した。

(b) 電流密度は、まず $7\text{ mA/cm}^2$ の低電流で13分間通電させた。これより膜厚約 $10\text{ }\mu\text{m}$ の中間多孔質層22が形成された。

(c) 一旦通電を止めた後、 $200\text{ mA/cm}^2$ の高電流密度で3秒間通電させた。これにより、中間多孔質層22と高多孔質層で構成される多孔質層20を得た。高電流密度の通電により、高多孔質層23が中間多孔質層22の中間部分に形成された。低電流密度で形成されたポーラスSi層との界面付近において多孔率が極端に変化するので大変大きな歪みがかかり、この付近の強度を極端に弱くさせることができる。

(d) その後、常圧Siエピタキシャル成長装置を用いて、この基板を $\text{H}_2$ 雰囲気中で $1100^\circ\text{C}$ に加熱させた。室温から $1100^\circ\text{C}$ までの加熱時間は約20分、その後約30分間この一定温度で熱アニールを行った。 $\text{H}_2$ アニールにより、多孔質層の表面は滑らかになり、多孔質層の内部では $7\text{ mA/cm}^2$ の低電流密度で形成された多孔質層と、 $200\text{ mA/cm}^2$ の高電流密度で形成された多孔質層の界面付近において、分離強度がよりいっそう弱くなった。

(e) その後 $1030^\circ\text{C}$ に降温して、 $\text{SiH}_4$ ガスを用いたSiエピタキシャル成長を17分間行った。これより中間多孔質層22の表面上にエピSi層31が約 $5\text{ }\mu\text{m}$ 形成された。この状態でエピSi層はSi基板から非常に容易に分離させることができる。

(f) まず、接着剤41を基板両面に塗布した。この時接着剤には多孔質層の分離強度よりも強い強度をもつ接着剤を使用した。

(g) 例えば、エピSi層31の表面にPET等の樹脂フィルム42を接着材によって張り付けた。

(h) 樹脂フィルム42に基板10側と分離させるような外力を加えて、樹脂フィルム42上に形成された単結晶Si薄膜31を作製することができた。

## [実施例 2]

工程図を図 3 に示す。(a) 実施例 1 で述べたような高濃度ボロンドープ Si 基板 10 と陽極化成装置を用いて基板の表面を多孔質化させる。

### 【0064】

多孔質層が作製される側の槽には電界溶液として  $\text{HF} : \text{C}_2\text{H}_5\text{OH} = 1 : 1$  を、その反対側の槽の電界溶液にも  $\text{HF} : \text{C}_2\text{H}_5\text{OH} = 1 : 1$  を注入した。これらの電界溶液槽で Si 基板をはさみ、それぞれの電界溶液槽内に電極として設置した Pt 電極間に電流を流した。

(b) 電流密度は、まず  $1\text{ mA/cm}^2$  の低電流で 8 分間通電させた。これにより基板 10 の表面には、実施例 1 の電流密度で形成した微細孔よりも口径が小さい多孔質層としての表面層 21 が形成された。多孔質層の表面における微細孔が小さいと、 $\text{H}_2$  アニールによって表面がより平坦で滑らかになり、従ってエピ Si 層の結晶性がより向上するという効果がある。

(c) 一旦通電を止めた後、次に電流密度が  $7\text{ mA/cm}^2$  で 8 分間通電を行い、中間層 22 を形成した。

(d) さらに一旦通電を止めた後、電流密度を  $200\text{ mA/cm}^2$  と高くして 3 秒間通電を行い、中間層 22 の内部に高多孔質層 23 を形成した。これにより、表面層 21、中間層 22、高多孔質層 23 で構成される多孔質層 20 を得た。最初に行った電流密度よりやや高い電流密度で陽極化成を行うことにより、多孔質層の最表面と分離面との間にかかる大きな歪みを緩和する役目をもつバッファ層として 2 段目の中間層 22 を形成した。多孔質層の表面は、この歪みにより影響を大変受けやすいので、このバッファ層によって歪みをいくらか緩和させるのに大きく役立つ。

(e) その後常圧 Si エピタキシャル成長装置を用いて、この基板を  $\text{H}_2$  雰囲気中で  $1100^\circ\text{C}$  に加熱させた。室温から  $1100^\circ\text{C}$  までの加熱時間は約 20 分、その後約 30 分間この一定温度で熱アニールを行った。 $\text{H}_2$  アニールにより、ポーラス Si 基板の表面は実施例 1 の方法で行った基板よりもより平坦で滑らかになった。さらに多孔質層の内部では  $7\text{ mA/cm}^2$  の低電流密度で形成された多孔質層と、 $200\text{ mA/cm}^2$  の高電流密度で形成された多孔質層の界面付近に



において、分離強度がよりいっそう弱くなった。

(f) その後1030℃に降温して、 $\text{SiH}_4$  ガスを用いたSiエピタキシャル成長を17分間行った。これより多孔質層の表面上に結晶性の優れたエピSi層31が約5  $\mu\text{m}$ 形成された。この状態でエピSi層はSi基板から非常に容易に分離させることができる。

(g) 例えば、エピSi層の表面にPET等の樹脂フィルムを接着材によって張り付けて基板側と分離させるような外力を加えれば、樹脂フィルム上に形成された単結晶Si薄膜を作製することができる。この時接着剤には多孔質層の分離強度よりも強い強度をもつ接着剤を使用した。

### 〔実施例3〕

工程図を図4に示す。(a) 実施例1で述べたような高濃度ボロンドープSi基板10と陽極化成装置を用いて基板の表面を多孔質化させる。

### 【0065】

多孔質層が作製される側の槽には電界溶液として $\text{HF}:\text{C}_2\text{H}_5\text{OH}=1:1$ を、その反対側の槽の電界溶液にも $\text{HF}:\text{C}_2\text{H}_5\text{OH}=1:1$ を注入した。これらの電界溶液槽でSi基板をはさみ、それぞれの電界溶液槽内に電極として設置したPt電極間に電流を流した。

(b) 電流密度は、まず $1\text{mA}/\text{cm}^2$ の低電流で8分間通電させ、多孔率の低い表面層21を形成した。

(c) 一旦通電を止めた後、次に電流密度を $4\text{mA}/\text{cm}^2$ で6分間通電を行い、第1中間層22aを形成した。

(d) さらに一旦通電を止めた後、次に電流密度を $10\text{mA}/\text{cm}^2$ で4分間通電を行い、第2中間層22bを形成した。

(e) そして一旦通電を止めた後、電流密度を $200\text{mA}/\text{cm}^2$ と高くして3秒間通電を行い、高多孔質層23を形成した。これにより、表面層21、第1中間層22a、第2中間層22b、高多孔質層23から構成される多孔質層20を得た。最初に行った電流密度よりやや高い電流密度で陽極化成を行い、さらにやや高い電流密度で陽極化成を行うことによりバッファー層を2層にしたので、実施例2で述べた方法と比較して多孔質層の最表面と分離面との間にかかる大きな

歪みをより緩和することができる。

(f) その後常圧 Si エピタキシャル成長装置を用いて、この基板を  $H_2$  雰囲気中で  $1100^\circ C$  に加熱させた。室温から  $1100^\circ C$  までの加熱時間は約 20 分、その後約 30 分間この一定温度で熱アニールを行った。 $H_2$  アニールにより、多孔質層の表面は実施例 2 の方法で行った基板よりもより平坦で滑らかになった。

(g) その後  $1030^\circ C$  に降温して、 $SiH_4$  ガスを用いた Si エピタキシャル成長を 17 分間行った。これより多孔質層の表面上に結晶性の優れたエピ Si 層 31 が約  $5\ \mu m$  形成された。

(h) この状態でエピ Si 層は Si 基板から非常に容易に分離させることができる。例えば、エピ Si 層の表面に PET 等の樹脂フィルムを接着材によって張り付けて基板側と分離させるような外力を加えれば、樹脂フィルム上に形成された単結晶 Si 薄膜を作製することができる。この時接着剤には多孔質層の分離強度よりも強い強度をもつ接着剤を使用した。

#### [実施例 4]

工程図を図 5 に示す。(a) 実施例 1 で述べたような高濃度ボロンドープ Si 基板 10 と陽極化成装置を用いて基板の表面を多孔質化させる。

#### 【0066】

多孔質層が作製される側の槽には電界溶液として  $HF : C_2H_5OH = 1 : 1$  を、その反対側の槽の電界溶液にも  $HF : C_2H_5OH = 1 : 1$  を注入した。これらの電界溶液槽で Si 基板をはさみ、それぞれの電界溶液槽内に電極として設置した Pt 電極間に電流を流した。

(b) 電流密度は、まず  $1\ mA/cm^2$  の低電流で 8 分間通電させ、多孔率の低い表面層 21 を形成した。

(c) そのまま通電を止めずに、電流密度を  $1\ mA/cm^2$  から  $10\ mA/cm^2$  まで徐々に増加させ、16 分間の時間をかけて陽極化成を行い、中間層 22c を形成した。

(d) そして一旦通電を止めた後、電流密度を  $200\ mA/cm^2$  と高くして 3 秒間通電を行い、高多孔質層 23 を形成した。これにより、表面層 21、中間層 22c、高多孔質層 23 から構成される多孔質層 20 を得た。このように電流密

度を傾斜的に増加して形成されたバッファ層は、多孔率が傾斜的に変化しているので、電流密度が  $10 \text{ mA/cm}^2$  と  $200 \text{ mA/cm}^2$  との間で生ずる大きな歪みは、多孔質層の表面との間でより緩和されやすくなる。よって、多孔質層の表面には歪みが伝わりにくくなり、従って、 $\text{H}_2$  アニールを行った後はより平坦で滑らかな表面を形成することができる。

(e) その後、常圧 Si エピタキシャル成長装置を用いて、この基板を  $\text{H}_2$  雰囲気中で  $1100^\circ\text{C}$  に加熱させた。室温から  $1100^\circ\text{C}$  までの加熱時間は約 20 分、その後約 30 分間この一定温度で熱アニールを行った。 $\text{H}_2$  アニールにより、多孔質層の表面は実施例 3 の方法で行った基板よりもより平坦で滑らかになった。

(f) その後  $1030^\circ\text{C}$  に降温して、 $\text{SiH}_4$  ガスを用いた Si エピタキシャル成長を 17 分間行った。これより多孔質層の表面上に結晶性の優れたエピ Si 層 31 が約  $5 \mu\text{m}$  形成された。

(g) この状態でエピ Si 層は Si 基板から非常に容易に分離させることができる。例えば、エピ Si 層の表面に PET 等の樹脂フィルムを接着材によって張り付けて基板側と分離させるような外力を加えれば、樹脂フィルム上に形成され

【0067】

単結晶 Si 薄膜を作製することができる。この時接着剤には多孔質層の分離強度よりも強い強度をもつ接着剤を使用した。

【実施例 5】

工程図を図 6 に示す。(a) 実施例 1 で述べたような高濃度ボロンドープ Si 基板 10 と陽極化成装置を用いて基板の表面を多孔質化させる。

【0068】

多孔質層が作製される側の槽には電界溶液として  $\text{HF} : \text{C}_2\text{H}_5\text{OH} = 1 : 1$  を、その反対側の槽の電界溶液にも  $\text{HF} : \text{C}_2\text{H}_5\text{OH} = 1 : 1$  を注入した。これらの電界溶液槽で Si 基板をはさみ、それぞれの電界溶液槽内に電極として設置した Pt 電極間に電流を流した。

(b) 電流密度は、まず  $1 \text{ mA/cm}^2$  の低電流で 8 分間通電させ、多孔率の低い表面層 21 を形成した。

(c) 一旦通電を止めた後、次に電流密度が  $7 \text{ mA/cm}^2$  で8分間通電を行い、中間層22を形成した。

(d) さらに一旦通電を止めた後、電流密度を  $200 \text{ mA/cm}^2$  と高くして0.7秒間通電を行った。ここで一旦通電を止め、1分経過した後、電流密度を  $200 \text{ mA/cm}^2$  のまま0.7秒間通電を行った。再度一旦通電を止め、1分経過した後、電流密度を  $200 \text{ mA/cm}^2$  のまま0.7秒間通電を行った。つまり、電流密度を  $200 \text{ mA/cm}^2$  にした状態で0.7秒間の通電を3回行い、高多孔質層23aを形成した。これにより、表面層21、中間層21、高多孔質層23aから構成される多孔質層20を得た。電流密度が  $7 \text{ mA/cm}^2$  と  $200 \text{ mA/cm}^2$  との間で形成された多孔質層の界面付近は、多孔率が実施例1～4に比べて極端に大きくなり、よって分離強度が極端に弱くなった。また、この極端に多孔率が高い層は、シリコン基板10との界面に生じていた。電流密度を  $7 \text{ mA/cm}^2$  で形成した多孔質層は、実施例2～4で述べたものと同様にバッファ層の役目をし、分離強度だけが極端に弱い基板を作製することができた。

(e) その後、常圧Siエピタキシャル成長装置を用いて、この基板を $\text{H}_2$  雰囲気中で $1100^\circ\text{C}$ に加熱させた。室温から $1100^\circ\text{C}$ までの加熱時間は約20分、その後約30分間この一定温度で熱アニールを行った。 $\text{H}_2$  アニールにより、多孔質層の表面は平坦で滑らかなまま、分離面の強度はさらに弱くなった。

(f) その後 $1030^\circ\text{C}$ に降温して、 $\text{SiH}_4$  ガスを用いたSiエピタキシャル成長を17分間行った。これより多孔質層の表面上に結晶性の優れたエピSi層31が約 $5 \mu\text{m}$ 形成された。

(g) この状態でエピSi層はSi基板から非常に容易に分離させることができる。例えば、エピSi層の表面にPET等の樹脂フィルムを接着材によって張り付けて基板側と分離させるような外力を加えれば、樹脂フィルム上に形成された単結晶Si薄膜を作製することができる。この時接着剤には多孔質層の分離強度よりも強い強度をもつ接着剤を使用した。

#### [実施例6]

工程図を図7に示す。(a) 実施例1で述べたような高濃度ボロンドープSi基板10と陽極化成装置を用いて基板の表面を多孔質化させる。

【0069】

多孔質層が作製される側の槽には電界溶液として $\text{HF} : \text{C}_2\text{H}_5\text{OH} = 1 : 1$ を、その反対側の槽の電界溶液にも $\text{HF} : \text{C}_2\text{H}_5\text{OH} = 1 : 1$ を注入した。これらの電界溶液槽でSi基板をはさみ、それぞれの電界溶液槽内に電極として設置したPt電極間に電流を流した。

(b) 電流密度は、まず $1\text{ mA/cm}^2$ の低電流で8分間通電させ、多孔率の低い表面層21を形成した。

(c) 一旦通電を止めた後、次に電流密度が $7\text{ mA/cm}^2$ で8分間通電を行い、中間層22を形成した。

(d) さらに一旦通電を止めた後、電流密度を $200\text{ mA/cm}^2$ と高くして3秒間通電を行い、高多孔質層23を形成した。これにより、表面層21、中間層22、高多孔質層23から構成される多孔質層20を得た。

(e) この基板を拡散炉を用いて、熱酸化を行った。温度は $400^\circ\text{C}$ で1時間、酸素雰囲気中でドライ酸化を行った。処理により、多孔質層の内部は酸化されるので、後述する $\text{H}_2$ 雰囲気中での熱アニールを施しても多孔質層には大きな構造変化が生じない。つまり、多孔質層の表面にも分離面からの歪みが伝わりにくくなる。

(f) その後、常圧Siエピタキシャル成長装置を用いて、この基板を $\text{H}_2$ 雰囲気中で $1100^\circ\text{C}$ に加熱させた。室温から $1100^\circ\text{C}$ までの加熱時間は約20分、その後約30分間この一定温度で熱アニールを行った。

(g) その後 $1030^\circ\text{C}$ に降温して、 $\text{SiH}_4$ ガスを用いたSiエピタキシャル成長を17分間行った。これより多孔質層の表面上に結晶性の優れたエピSi層31が約 $5\text{ }\mu\text{m}$ 形成された。

(h) この状態でエピSi層はSi基板から非常に容易に分離させることができる。例えば、エピSi層の表面にPET等の樹脂フィルムを接着材によって張り付けて基板側と分離させるような外力を加えれば、樹脂フィルム上に形成された単結晶Si薄膜を作製することができる。この時接着剤には多孔質層の分離強度よりも強い強度をもつ接着剤を使用した。

【実施例7】

工程図を図8に示す。(a)実施例1で述べたような高濃度ボロンドープSi基板10と陽極化成装置を用いて基板の表面を多孔質化させる。

【0070】

多孔質層が作製される側の槽には電界溶液として $\text{HF} : \text{C}_2\text{H}_5\text{OH} = 2 : 1$ を、その反対側の槽の電界溶液にも $\text{HF} : \text{C}_2\text{H}_5\text{OH} = 1 : 1$ を注入した。これらの電界溶液槽でSi基板をはさみ、それぞれの電界溶液槽内に電極として設置したPt電極間に電流を流した。

(b)電流密度は、まず $1\text{ mA/cm}^2$ の低電流で8分間通電させ、多孔率の低い表面層21bを形成した。

(c)一旦通電を止めた後、次に電流密度が $7\text{ mA/cm}^2$ で8分間通電を行い、中間層22bを形成した。

(d)ここで電解溶液の濃度を $\text{HF} : \text{C}_2\text{H}_5\text{OH} = 2 : 1$ から $\text{HF} : \text{C}_2\text{H}_5\text{OH} = 1 : 1$ に変化させた。そして電流密度を $200\text{ mA/cm}^2$ と高くして3秒間通電を行い、高多孔質層23を形成した。これにより、表面層21b、中間層22b、高多孔質層23から構成される多孔質層20を得た。電解溶液のHF濃度を高くすると多孔質層の多孔率は小さくなるという性質をもつので、多孔質層の表面には非常に微細な口径をもつ微細孔が形成される。しかし、電解溶液のHF濃度を高くしたまま電流密度を $200\text{ mA/cm}^2$ と高くして3秒間程度の通電を行っても、分離が可能となる多孔率の大きさには到達しないので、この段階で電解溶液のHF濃度を低くする必要がある。そこでこのような電解溶液の混合比を変えることにより、分離面の強度を低くする工夫をした。

(e)その後、常圧Siエピタキシャル成長装置を用いて、この基板を $\text{H}_2$ 雰囲気中で $1100^\circ\text{C}$ に加熱させた。室温から $1100^\circ\text{C}$ までの加熱時間は約20分、その後約30分間この一定温度で熱アニールを行った。

(f)その後 $1030^\circ\text{C}$ に降温して、 $\text{SiH}_4$ ガスを用いたSiエピタキシャル成長を17分間行った。これより多孔質層の表面上には、実施例1～6よりもさらに結晶性の優れたエピSi層31が約 $5\text{ }\mu\text{m}$ 形成された。

(g)この状態でエピSi層はSi基板から非常に容易に分離させることができる。例えば、エピSi層の表面にPET等の樹脂フィルムを接着材によって張り

付けて基板側と分離させるような外力を加えれば、樹脂フィルム上に形成された単結晶Si薄膜を作製することができる。この時接着剤には多孔質層の分離強度よりも強い強度をもつ接着剤を使用した。

〔実施例8〕

工程図を図9に示す。(a)実施例1で述べたような高濃度ボロンドープSi基板10と陽極化成装置を用いて基板の表面を多孔質化させる。

【0071】

多孔質層が作製される側の槽には電界溶液として $\text{HF} : \text{C}_2\text{H}_5\text{OH} = 2 : 1$ を、その反対側の槽の電界溶液にも $\text{HF} : \text{C}_2\text{H}_5\text{OH} = 1 : 1$ を注入した。これらの電界溶液槽でSi基板をはさみ、それぞれの電界溶液槽内に電極として設置したPt電極間に電流を流した。

(b)電流密度は、まず $1\text{ mA/cm}^2$ の低電流で8分間通電させ、多孔率の低い表面層21cを形成した。

(c)一旦通電を止めた後、次に電流密度が $7\text{ mA/cm}^2$ で6分間通電を行い、第1中間層22cを形成した。

(d)ここで電解溶液の濃度を $\text{HF} : \text{C}_2\text{H}_5\text{OH} = 2 : 1$ から $\text{HF} : \text{C}_2\text{H}_5\text{OH} = 1 : 1$ に変化させた。さらに一旦通電を止めた後、電流密度が $7\text{ mA/cm}^2$ で2分間通電を行い、第2中間層22dを形成した。

(e)ここで電解溶液の濃度を $\text{HF} : \text{C}_2\text{H}_5\text{OH} = 1 : 1$ から $\text{HF} : \text{C}_2\text{H}_5\text{OH} = 1 : 1.5$ に変化させた。電流密度を $200\text{ mA/cm}^2$ と高くして2秒間通電を行い、高多孔質層23を形成した。これにより、表面層21c、第1中間層22c、大中間層22d、高多孔質層23から構成される多孔質層20を得た。

(f)その後、常圧Siエピタキシャル成長装置を用いて、この基板を $\text{H}_2$ 雰囲気中で $1100^\circ\text{C}$ に加熱させた。室温から $1100^\circ\text{C}$ までの加熱時間は約20分、その後約30分間この一定温度で熱アニールを行った。

(g)その後 $1030^\circ\text{C}$ に降温して、 $\text{SiH}_4$ ガスを用いたSiエピタキシャル成長を17分間行った。これより多孔質層の表面上には、実施例1～6よりもさらに結晶性の優れたエピSi層31が約 $5\text{ }\mu\text{m}$ 形成された。

(h) この状態でエピSi層はSi基板から非常に容易に分離させることができる。例えば、エピSi層の表面にPET等の樹脂フィルムを接着材によって張り付けて基板側と分離させるような外力を加えれば、樹脂フィルム上に形成された単結晶Si薄膜を作製することができる。この時接着剤には多孔質層の分離強度よりも強い強度をもつ接着剤を使用した。

[実施例9]

工程図を図10に示す。(a) 実施例1で述べたような高濃度ボロンドープSi基板と陽極化成装置を用いて基板の表面を多孔質化させる。

【0072】

多孔質層が作製される側の槽には電界溶液として $\text{HF} : \text{C}_2\text{H}_5\text{OH} = 1 : 1$ を、その反対側の槽の電界溶液にも $\text{HF} : \text{C}_2\text{H}_5\text{OH} = 1 : 1$ を注入した。これらの電界溶液槽でSi基板をはさみ、それぞれの電界溶液槽内に電極として設置したPt電極間に電流を流した。

(b) 電流密度は、まず $1\text{ mA/cm}^2$ の低電流で8分間通電させ、低多孔質の表面層21を形成した。

(c) 一旦通電を止めた後、次に電流密度が $7\text{ mA/cm}^2$ で8分間通電を行い、中間層22を形成した。

(d) さらに一旦通電を止めた後、電流密度を $200\text{ mA/cm}^2$ と高くして3秒間通電を行い、高多孔質層23を形成した。これにより、表面層21、中間層22、高多孔質層23から構成される多孔質層20を得た。

(e) その後、常圧Siエピタキシャル成長装置を用いて、この基板を $\text{H}_2$ 雰囲気中で $1100^\circ\text{C}$ に加熱させた。室温から $1100^\circ\text{C}$ までの加熱時間は約20分、その後約30分間この一定温度で熱アニールを行った。

(f) その後 $1030^\circ\text{C}$ に降温して、 $\text{SiH}_4$ ガスと高濃度の $\text{B}_2\text{H}_6$ ガスを用いた高濃度ボロンドープのSiエピタキシャル成長を2分間行い、 $\text{p}^+$ エピタキシャル半導体膜31aを形成した。

(g) この後低濃度の $\text{B}_2\text{H}_6$ ガスを用いて低濃度ボロンドープのSiエピタキシャル成長を17分間行い、 $\text{p}^-$ エピタキシャル半導体膜31bを形成した。

(h) さらに、この後 $\text{PH}_3$ ガスを用いてリンドープのSiエピタキシャル成長



を2分間行い、 $n^+$  エピタキシャル半導体膜31cを形成した。これより多孔質層の表面上には、 $P^+$  層と $P^-$  層、N層の3層構造をもつエピSiが形成された。この3層構造は太陽電池の素子として使用されることになる。

(i) この状態でエピSi層はSi基板から非常に容易に分離させることができる。例えば、エピSi層の表面にPET等の樹脂フィルムを接着材によって張り付けて基板側と分離させるような外力を加えれば、樹脂フィルム上に形成された単結晶Si薄膜を作製することができる。この時接着剤には多孔質層の分離強度よりも強い強度をもつ接着剤を使用した。

#### [実施例10]

工程図を図11に示す。(a) 実施例1で述べたような高濃度ボロンドープSi基板10と陽極化成装置を用いて基板の表面を多孔質化させる。なお、GaAs基板を用いてもよいことは勿論である。

#### 【0073】

多孔質層が作製される側の槽には電界溶液として $HF : C_2H_5OH = 1 : 1$ を、その反対側の槽の電界溶液にも $HF : C_2H_5OH = 1 : 1$ を注入した。これらの電界溶液槽でSi基板をはさみ、それぞれの電界溶液槽内に電極として設置したPt電極間に電流を流した。

(b) 電流密度は、まず $1\text{ mA/cm}^2$ の低電流で8分間通電させ、多孔率の低い表面層21を形成した。

(c) 一旦通電を止めた後、次に電流密度が $7\text{ mA/cm}^2$ で8分間通電を行い、中間層22を形成した。

(d) さらに一旦通電を止めた後、電流密度を $200\text{ mA/cm}^2$ と高くして3秒間通電を行、高多孔質層23を形成した。これにより、表面層21、中間層22、高多孔質層23から構成される多孔質層20を得た。

(e) その後、常圧Siエピタキシャル成長装置を用いて、この基板を $H_2$ 雰囲気中で $1100^\circ\text{C}$ に加熱させた。室温から $1100^\circ\text{C}$ までの加熱時間は約20分、その後約30分間この一定温度で熱アニールを行った。この時点で、多孔質層の表面は平坦で滑らかになった。

(f) 基板を装置から一旦取り出した後、GaAsのエピタキシャル成長が可能

な常圧MOCVD装置に基板をセットした。この常圧MOCVD装置は、TMG (TriMethyl Gallium) ガスとアルシンガスをソースとして、 $H_2$  ガスをキャリアとしたGaAsのエピタキシャル成長を行うことが可能な装置である。この装置により、成長温度は $720^{\circ}C$ 、1時間のGaAsヘテロエピタキシャル成長を行ったところ、膜厚約 $3\mu m$ のGaAs薄膜32が多孔質層の表面に成長された。

(g) この状態でヘテロエピGaAs層はSi基板から非常に容易に分離させることができる。例えば、ヘテロエピGaAs層の表面にPET等の樹脂フィルムを接着材によって張り付けて基板側と分離させるような外力を加えれば、樹脂フィルム上に形成された単結晶GaAs薄膜を作製することができる。この時接着剤には多孔質層の分離強度よりも強い強度をもつ接着剤を使用した。

#### [実施例11]

図12、図13の(a)～(r)に示す工程で、薄膜単結晶Si太陽電池を下記の製造プロセスにより作成した。

(a) まず、高濃度ボロンドープの単結晶Si基板( $0.01\sim0.02\Omega cm$ )10の表面に陽極化成を施して多孔質化させる。陽極化成の方法は、実施例1と同様の2重セル法により作製する。ポラスSiが作製される側の槽には電界溶液として $HF:C_2H_5OH=1:1$ を、その反対側の槽の電界溶液にも $HF:C_2H_5OH=1:1$ を注入した。これらの電界溶液槽でSi基板をはさみ、それぞれの電界溶液槽内に電極として設置したPt電極間に電流を流した。

(b) 電流密度は、まず $1mA/cm^2$ の低電流で8分間通電させ、多孔率の低い表面層21を形成した。

(c) 一旦通電を止めた後、次に電流密度が $7mA/cm^2$ で8分間通電を行い、中間層22を形成した。

(d) さらに一旦通電を止めた後、電流密度を $200mA/cm^2$ と高くして3秒間通電を行い、多孔質層23を形成した。これにより、表面層21、中間層22、高多孔質層23から構成される多孔質層20を形成した。多孔質層の内部では、ある部分がSi基板から剥離されるかされないかという非常に弱い強度となり、かろうじて多孔質層がSi基板とつながっているという基板を作製することができた。

(e) その後、常圧 Si エピタキシャル成長装置を用いて、この基板を  $H_2$  雰囲気中で  $1100^\circ C$  に加熱させた。室温から  $1100^\circ C$  までの加熱時間は約 20 分、その後約 30 分間この一定温度で熱アニールを行った。 $H_2$  アニールにより、多孔質層の表面は滑らかになり、多孔質層の内部では  $7 mA/cm^2$  の低電流密度で形成された多孔質層と、 $200 mA/cm^2$  の高電流密度で形成された多孔質層の界面付近において、分離強度がよりいっそう弱くなった。

(f) その後、 $1030^\circ C$  に降温して、 $SiH_4$  ガスと  $B_2H_6$  ガスを用いた高濃度ボロンドープの Si エピタキシャル成長を 2 分間行った。

(g) この後低濃度の  $B_2H_6$  ガスを用いて低濃度ボロンドープの Si エピタキシャル成長を 17 分間行った。

(h) さらにこの後  $PH_3$  ガスを用いてリンドープの Si エピタキシャル成長を 2 分間行った。これにより多孔質層の表面上には、膜厚  $0.5 \mu m$ 、ホウ素濃度  $10^{19}/cm^{-3}$  の  $P^+$  層 31a と、膜厚  $5 \mu m$ 、ホウ素濃度  $10^{16}/cm^{-3}$  の  $P^-$  層 31b と、膜厚  $0.5 \mu m$ 、リン濃度  $10^{19}/cm^{-3}$  の N 層 31c の 3 層構造をもつエピ Si が形成された。この 3 層構造は太陽電池の素子として使用されることになる。

(i) この上部に  $SiO_2$  膜 41 を熱酸化によって形成する。

(j) そして、 $SiO_2$  膜を配線のパターンにエッチングする。この  $SiO_2$  膜により、界面でのキャリア発生や再結合を極力少なくすることが可能である。

(k) この上部に Al の薄膜 42 を蒸着させた。

(l) Al 薄膜を所望する配線のパターンにエッチングした。これより、太陽電池の受光面電極が形成された。

(m) その後、あらかじめ透明樹脂基板 44 に太陽電池用の回路の配線を施したプリント基板に接着する。

(n) 電極 42、44a 間にははんだ付けをして、それ以外の光が透過する樹脂基板と、太陽電池の受光面との間には、透明接着剤 43a を塗布して、プリント基板 44 と太陽電池素子とを接着した。このとき、接着剤 43 の強度は、多孔質層の分離強度よりもやや強いものを使用した。

(o) Si 基板 10 の裏側と、プリント基板 44 の裏側とを引っ張るような外力

を加えて、多孔質層23を分離した。これより、プリント基板44表面に薄膜単結晶Si太陽電池31が形成された。

(p) プリント基板44表面に接着された薄膜単結晶Si太陽電池31の分離面は、多孔質層がむき出しになっているので、その分離層表面全体に銀ペースト50を塗布した。これより、太陽電池裏面のオーミックコンタクトをとることができる。

(q) この上部に導電性金属板51を接合した。この金属板は、太陽電池の裏面電極であると同時に、太陽電池裏面の素子層保護膜としての役目をもつ。

(r) 以上のプロセスより、太陽電池が完成した。

分離されたSi基板は、再利用して、太陽電池をまた作製する。

【0074】

【発明の効果】

本発明の薄膜半導体の製造方法によれば、大面積の単結晶薄膜半導体を容易にかつ安価に製造することができる。

本発明の太陽電池に製造方法によれば、大面積の単結晶薄膜半導体で構成される太陽電池を安価に製造することができる。

【0075】

本発明の太陽電池は、安価で、かつ変換効率が高いものである。

【図面の簡単な説明】

【図1】

陽極化成に用いる2重セル式の装置の概要を示す構成図である。

【図2】

(a)～(h)は、実施例1の工程を示すそれぞれ断面図である。

【図3】

(a)～(g)は、実施例2の工程を示すそれぞれ断面図である。

【図4】

(a)～(h)は、実施例3の工程を示すそれぞれ断面図である。

【図5】

(a)～(g)は、実施例4の工程を示すそれぞれ断面図である。

【図6】

(a)～(g)は、実施例5の工程を示すそれぞれ断面図である。

【図7】

(a)～(h)は、実施例6の工程を示すそれぞれ断面図である。

【図8】

(a)～(g)は、実施例7の工程を示すそれぞれ断面図である。

【図9】

(a)～(h)は、実施例8の工程を示すそれぞれ断面図である。

【図10】

(a)～(i)は、実施例9の工程を示すそれぞれ断面図である。

【図11】

(a)～(g)は、実施例10の工程を示すそれぞれ断面図である。

【図12】

(a)～(j)は、実施例11の工程を示すそれぞれ断面図である。

【図13】

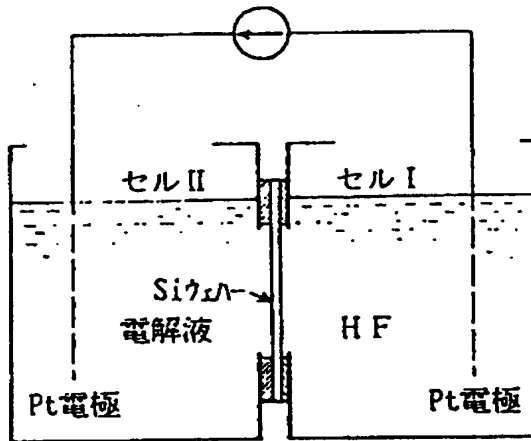
(k)～(r)は、実施例11の図12に続く工程を示すそれぞれ断面図である。

【符号の説明】

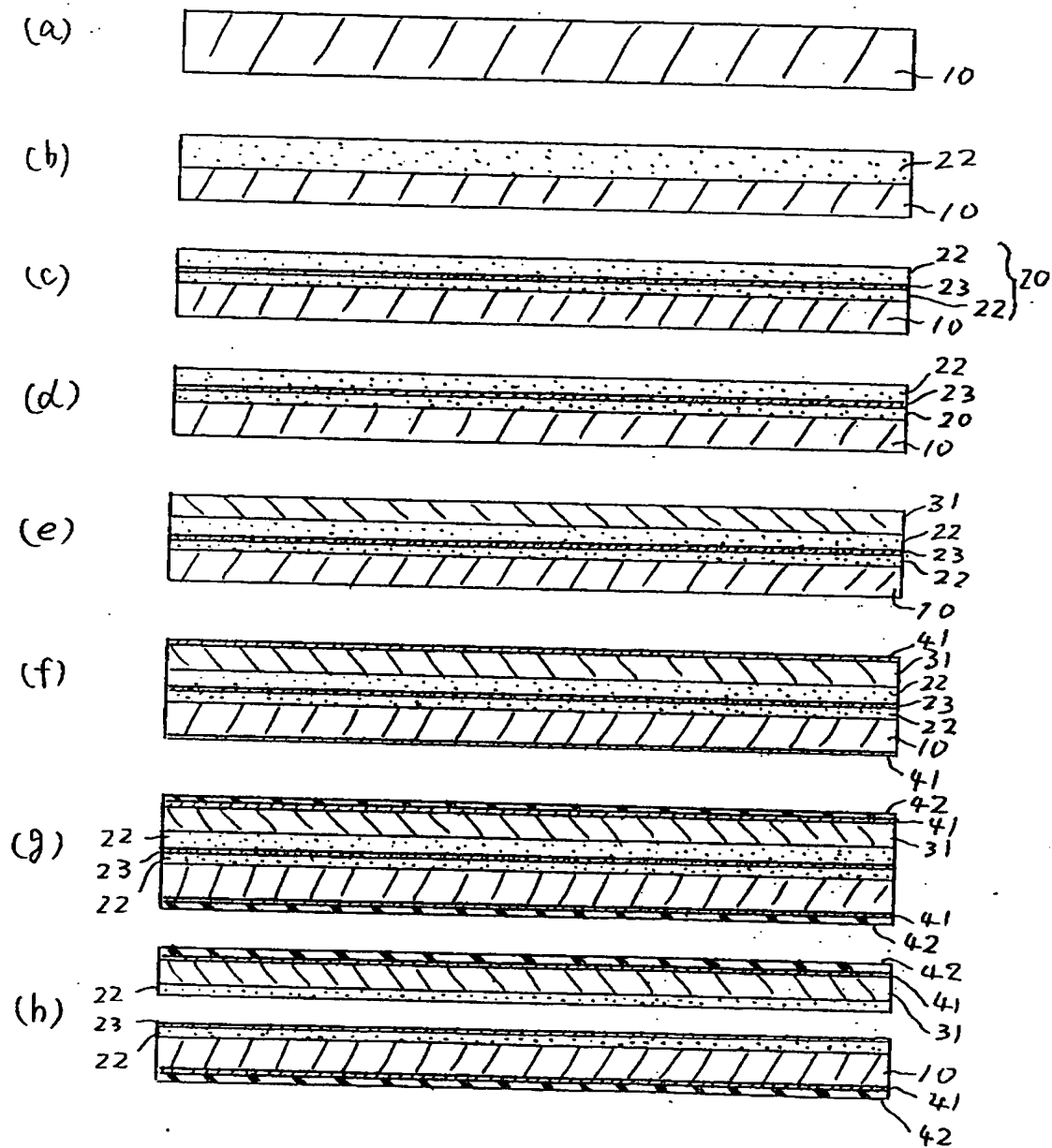
10…半導体基板、20…多孔質層、21…多孔質層の表面層、22…多孔質層の中間層（バッファー層）、23…多孔質層の高多孔質層（剥離層）、31…エピタキシャル半導体膜、41…電極、43…接着剤、44…プリント基板、50…電極

【書類名】 図面

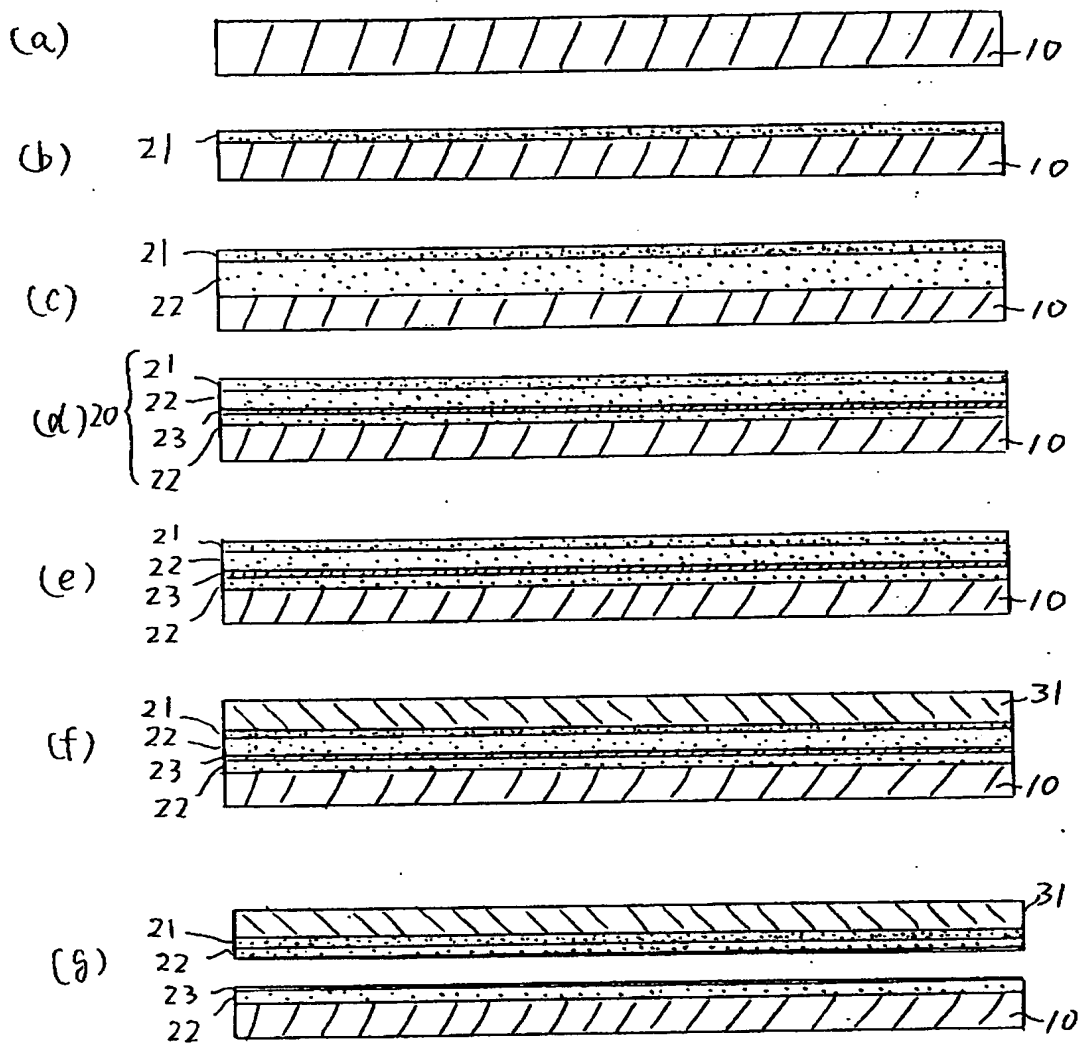
【図1】



【図2】

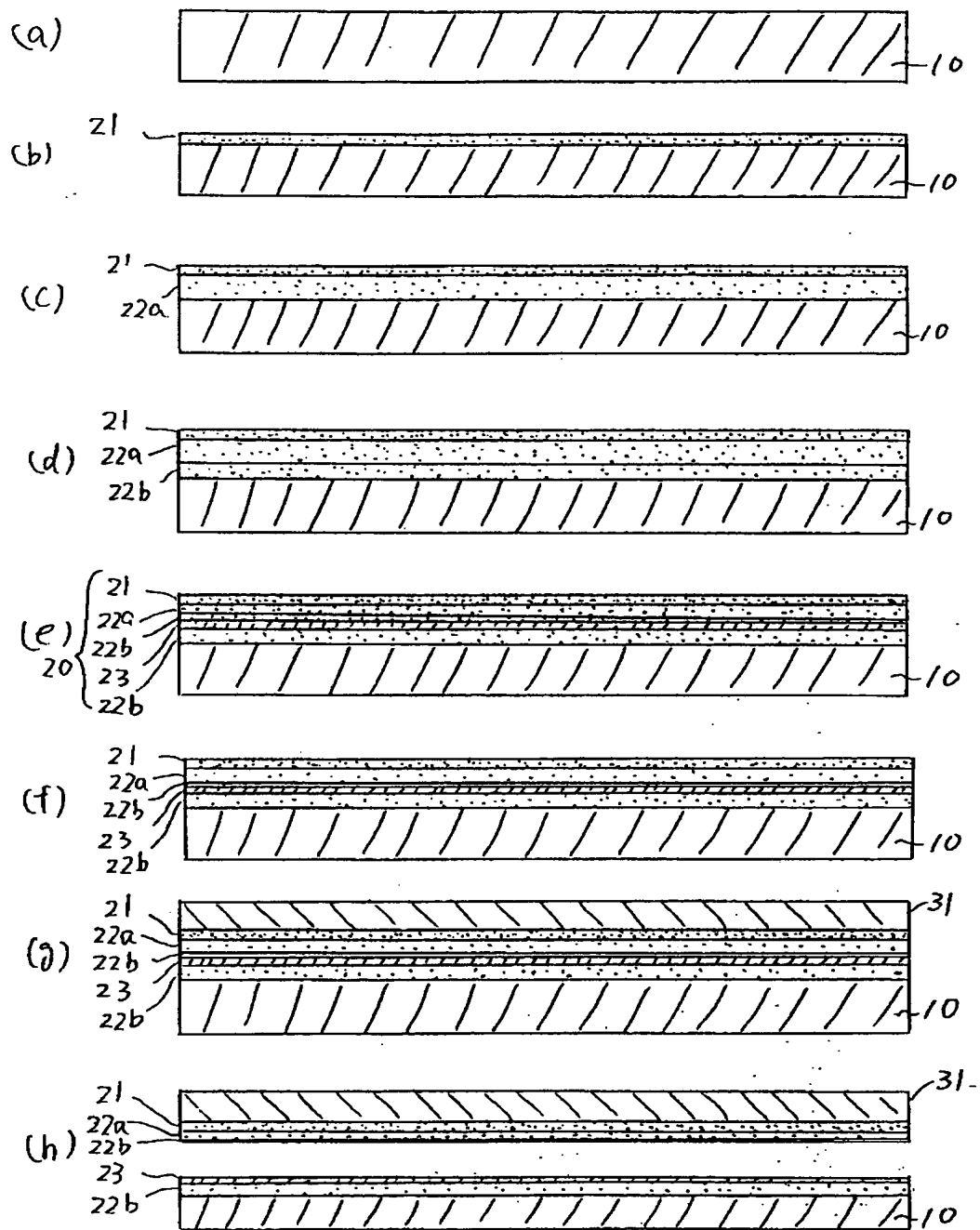


【図3】

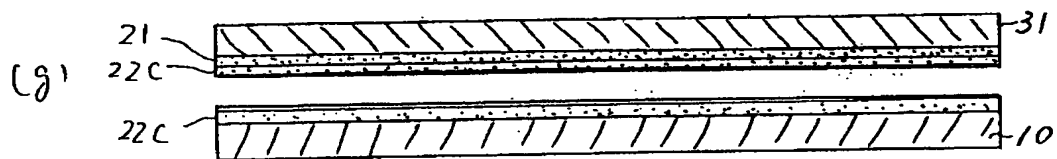
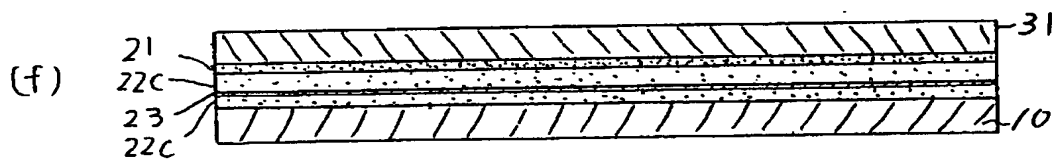
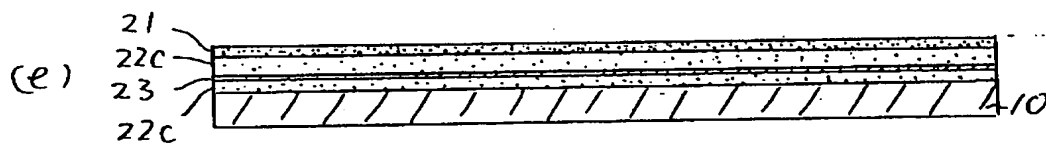
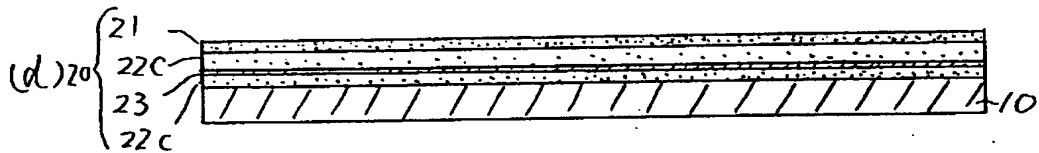
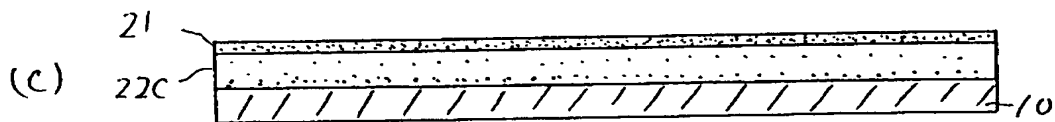
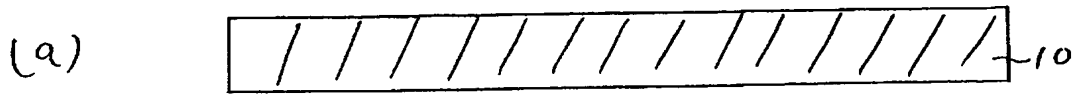




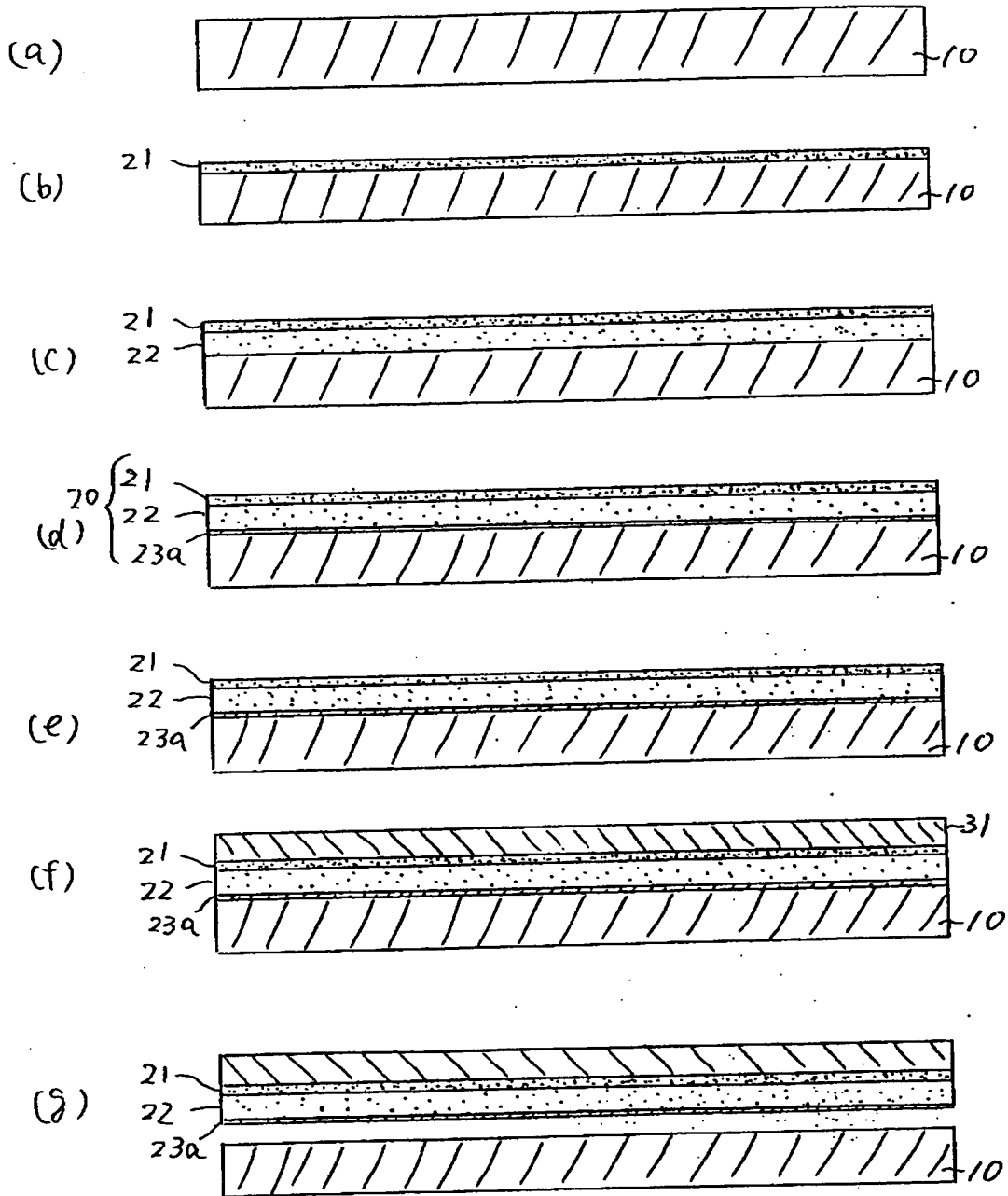
【図4】



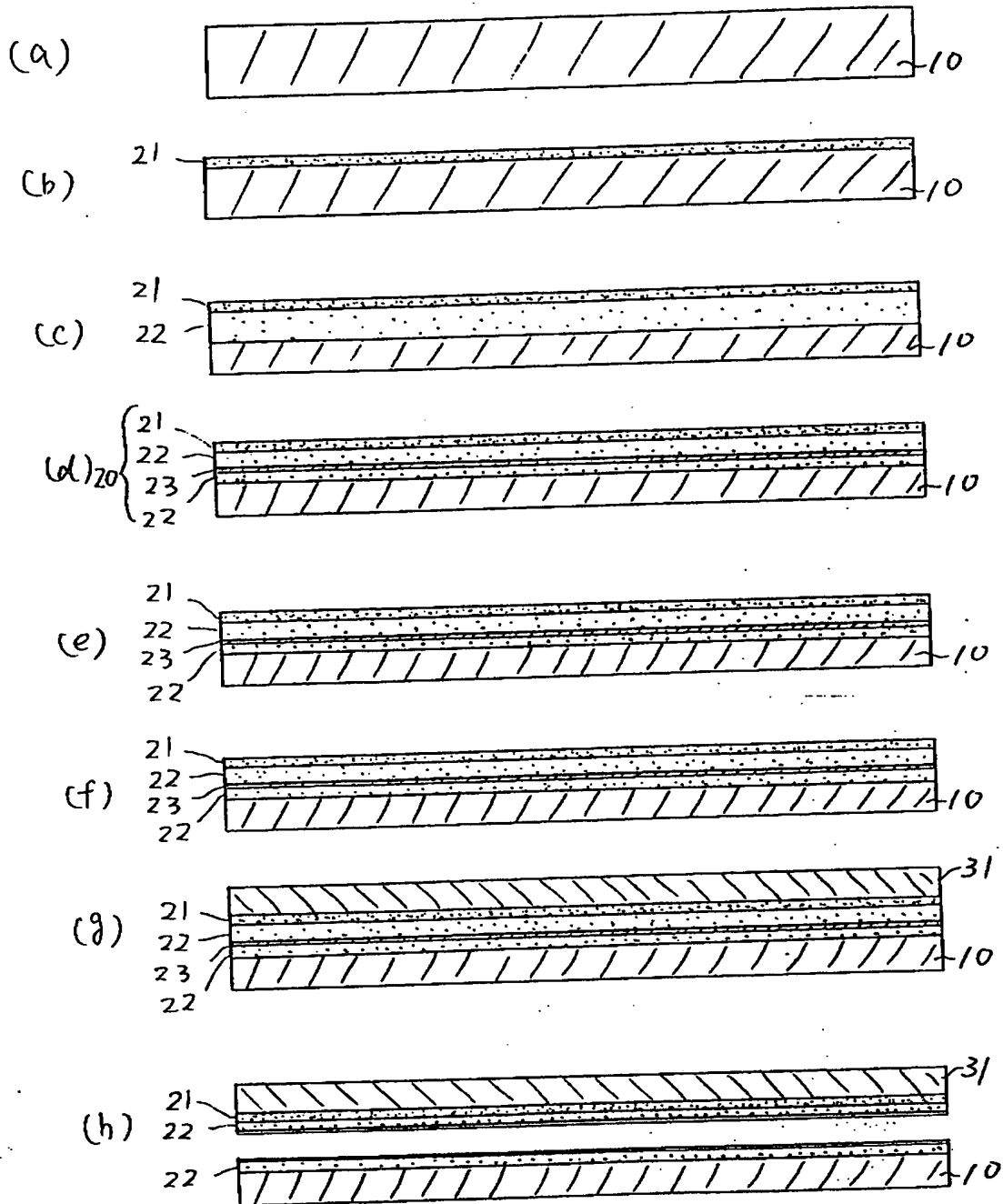
【図5】



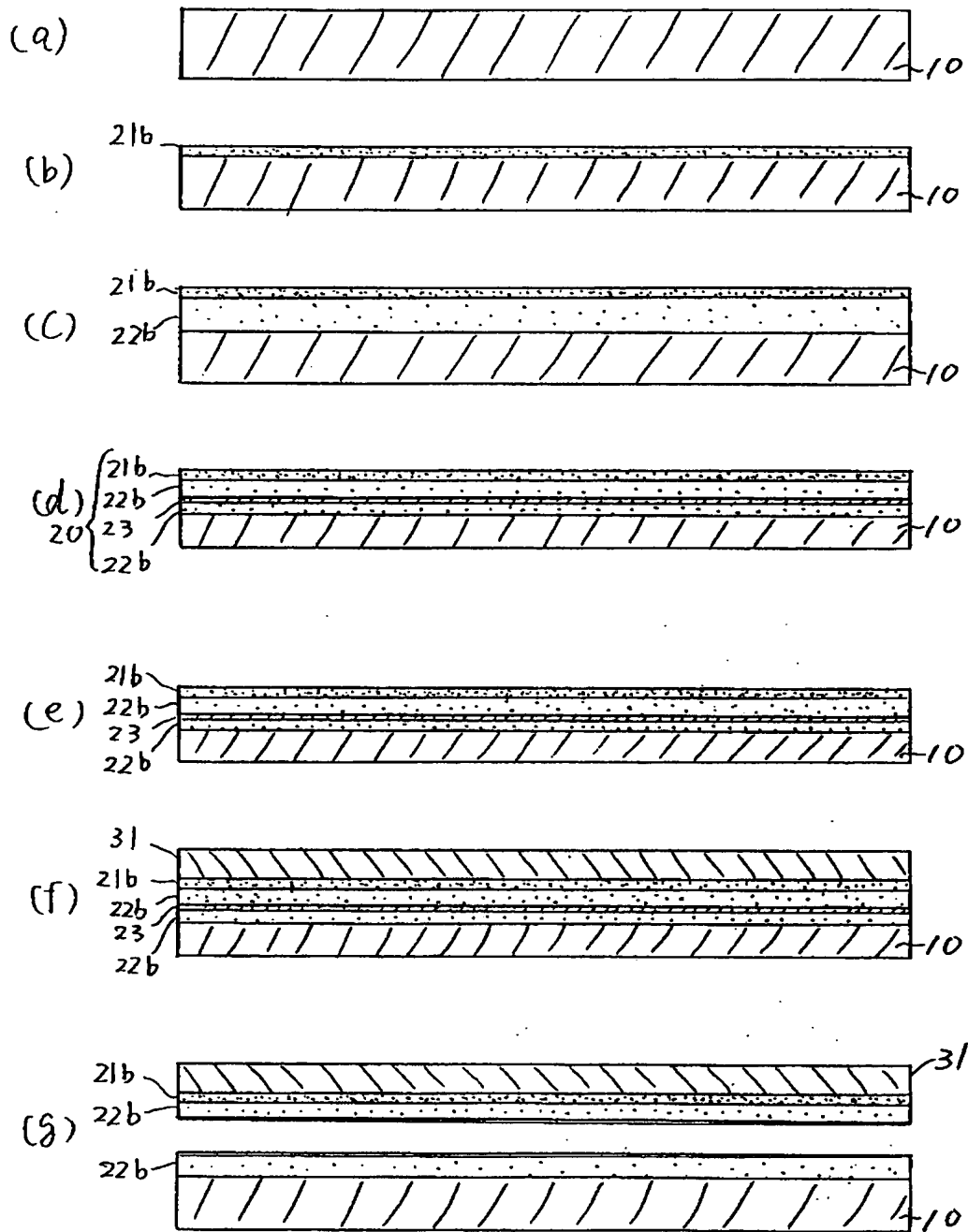
【図6】



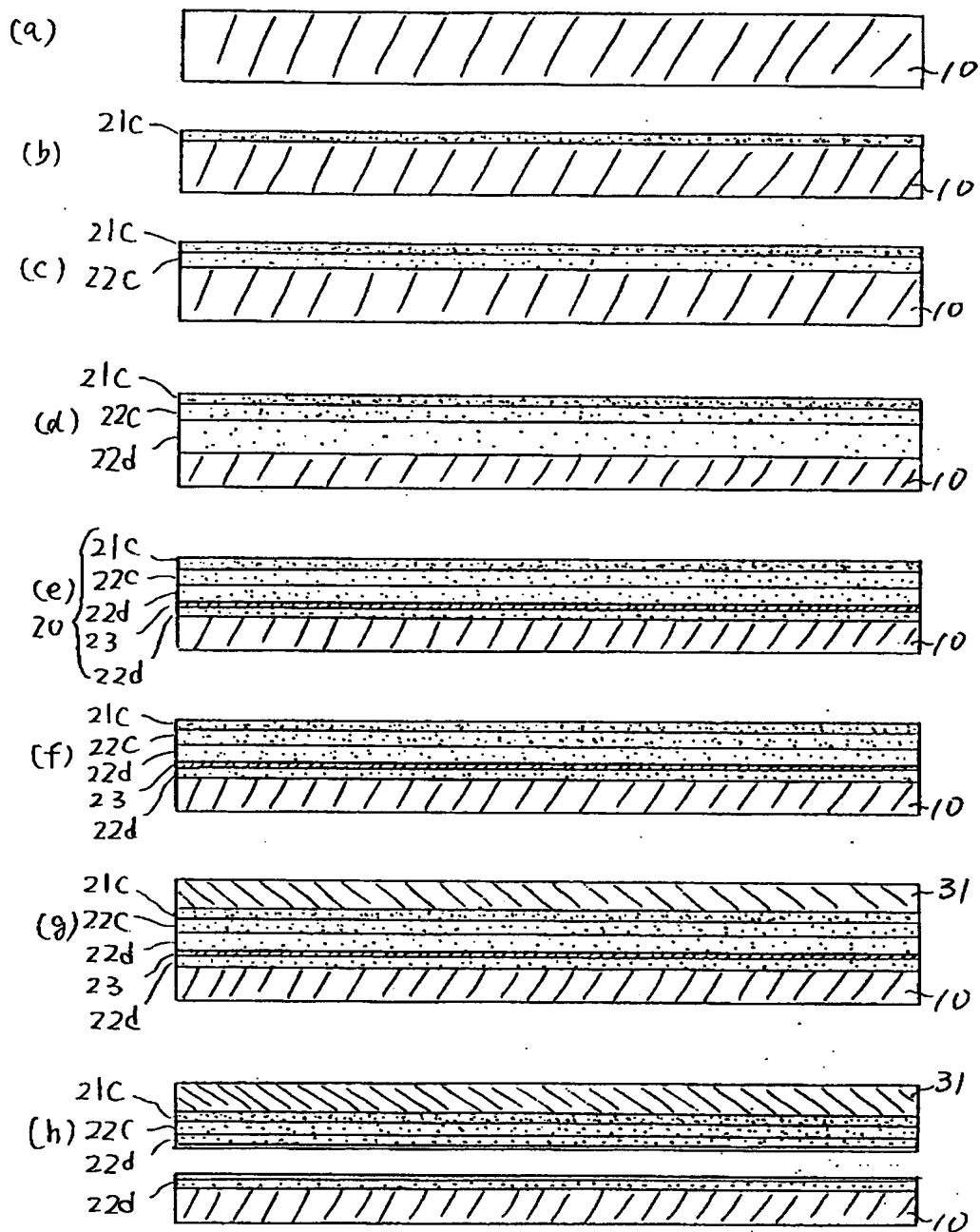
【図7】



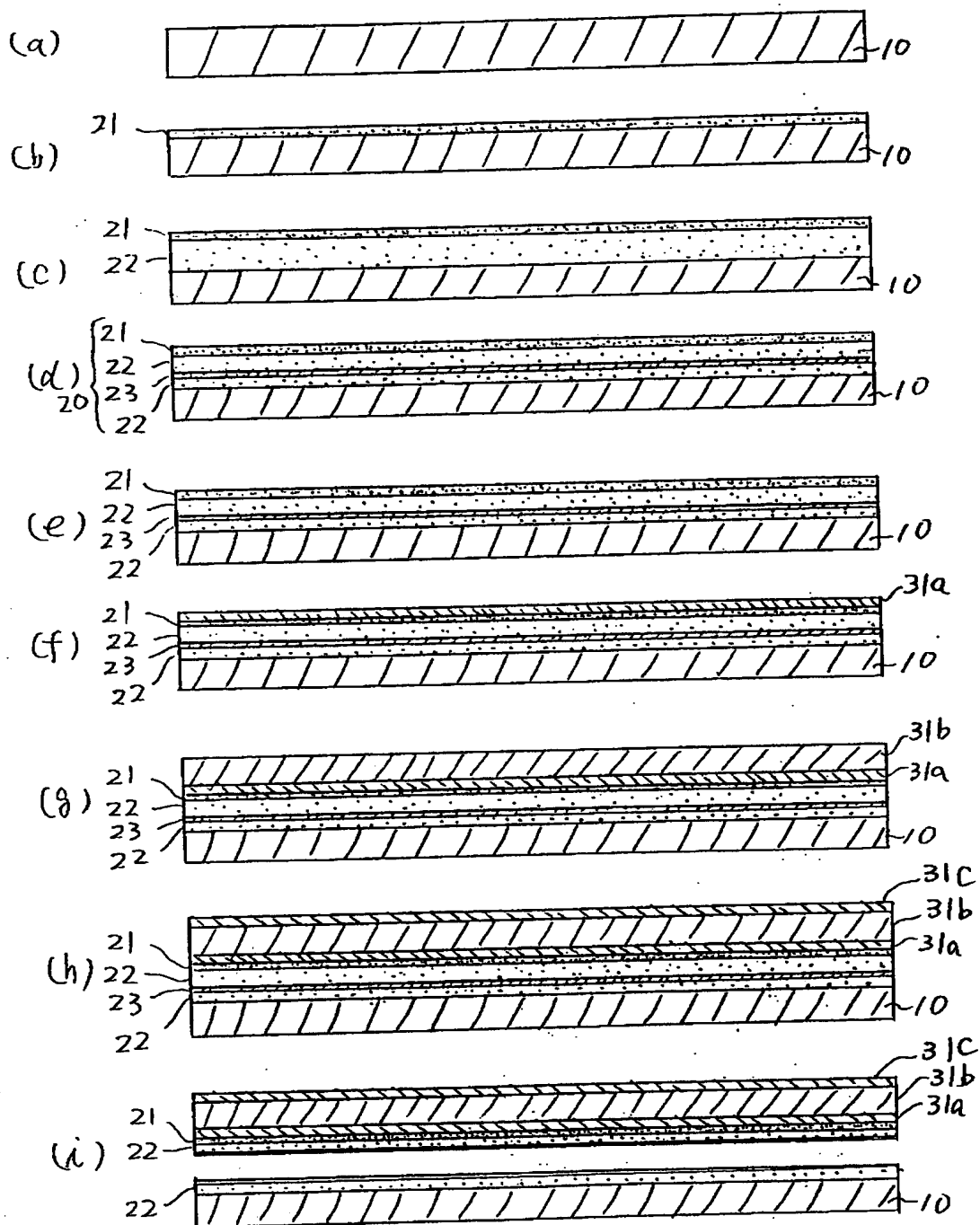
【図8】



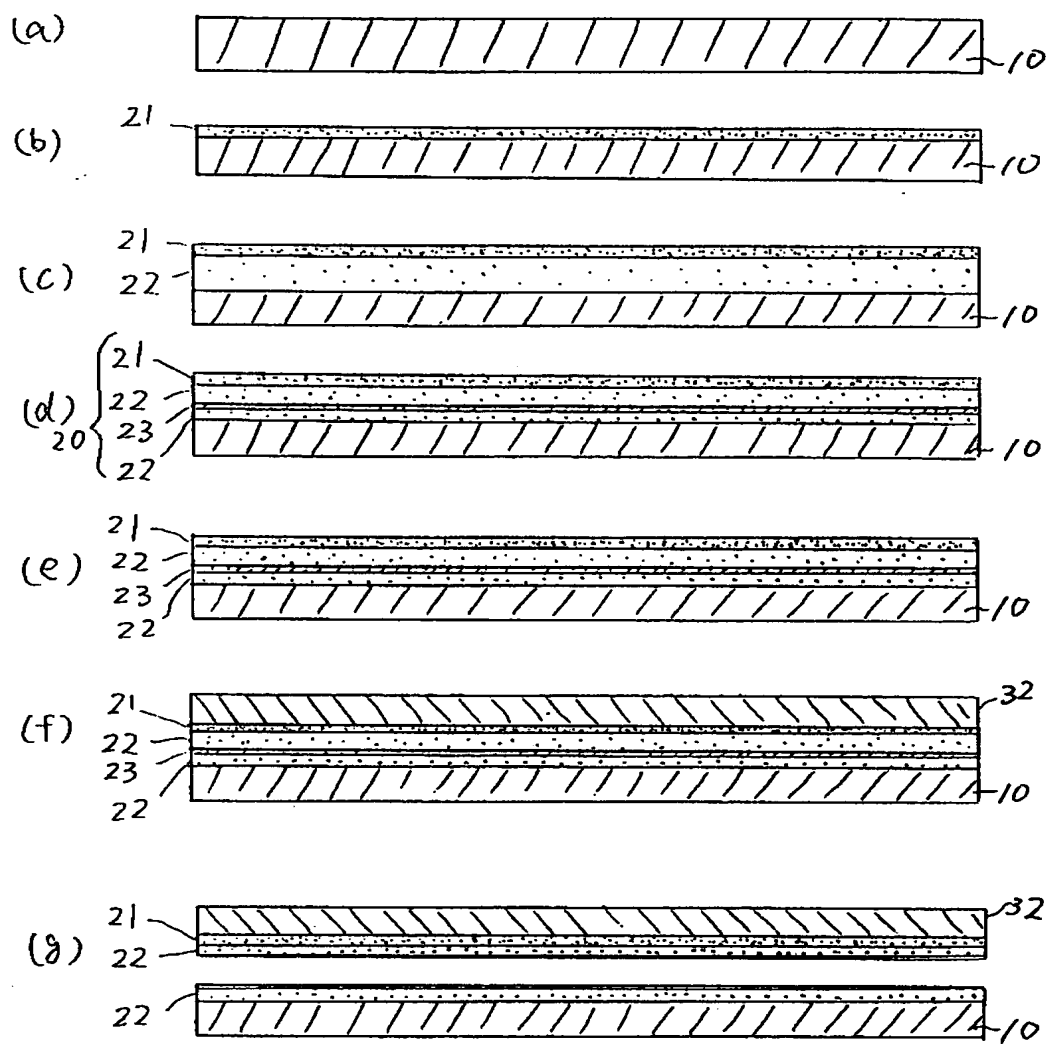
【図9】



【図10】

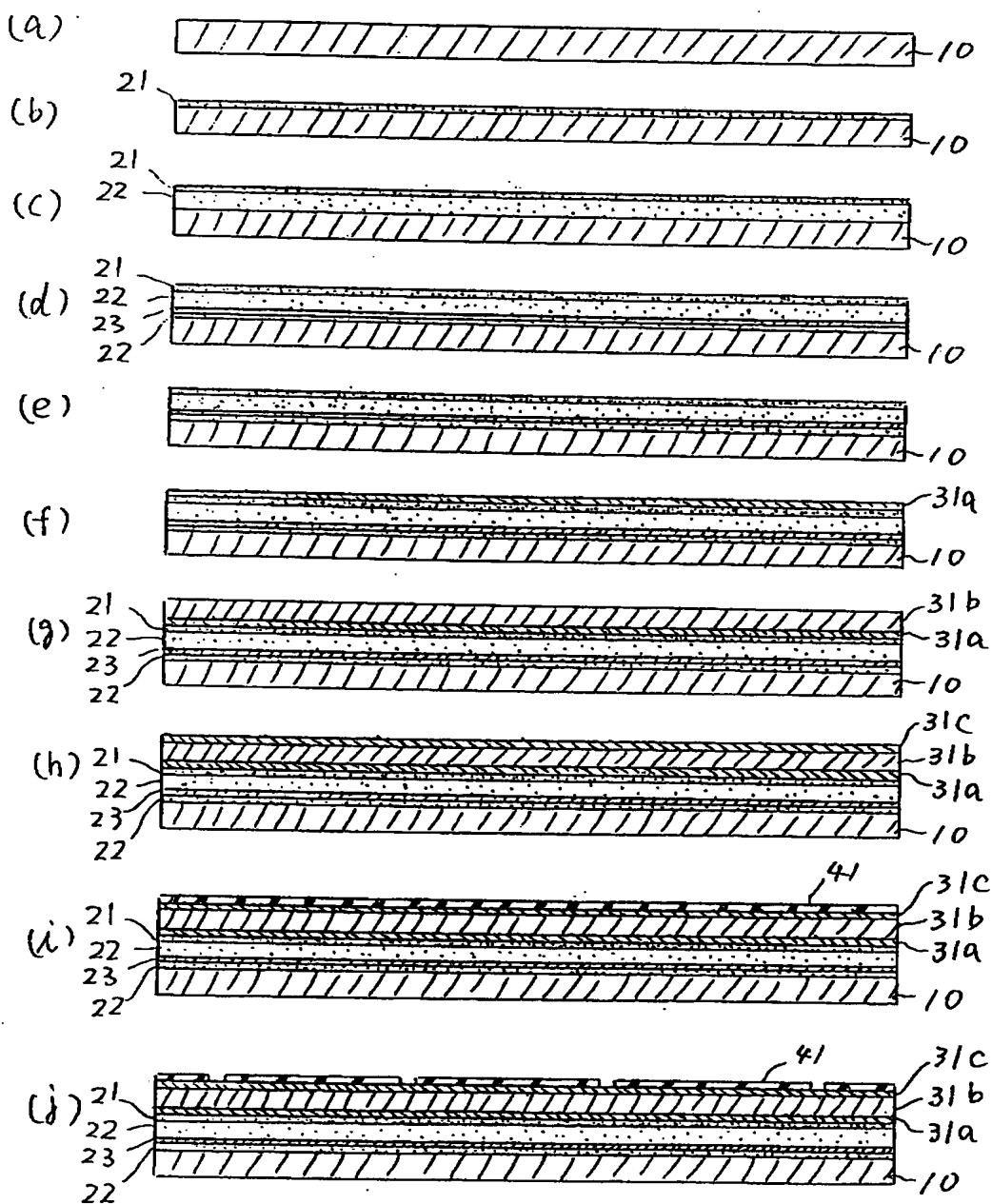


【図11】

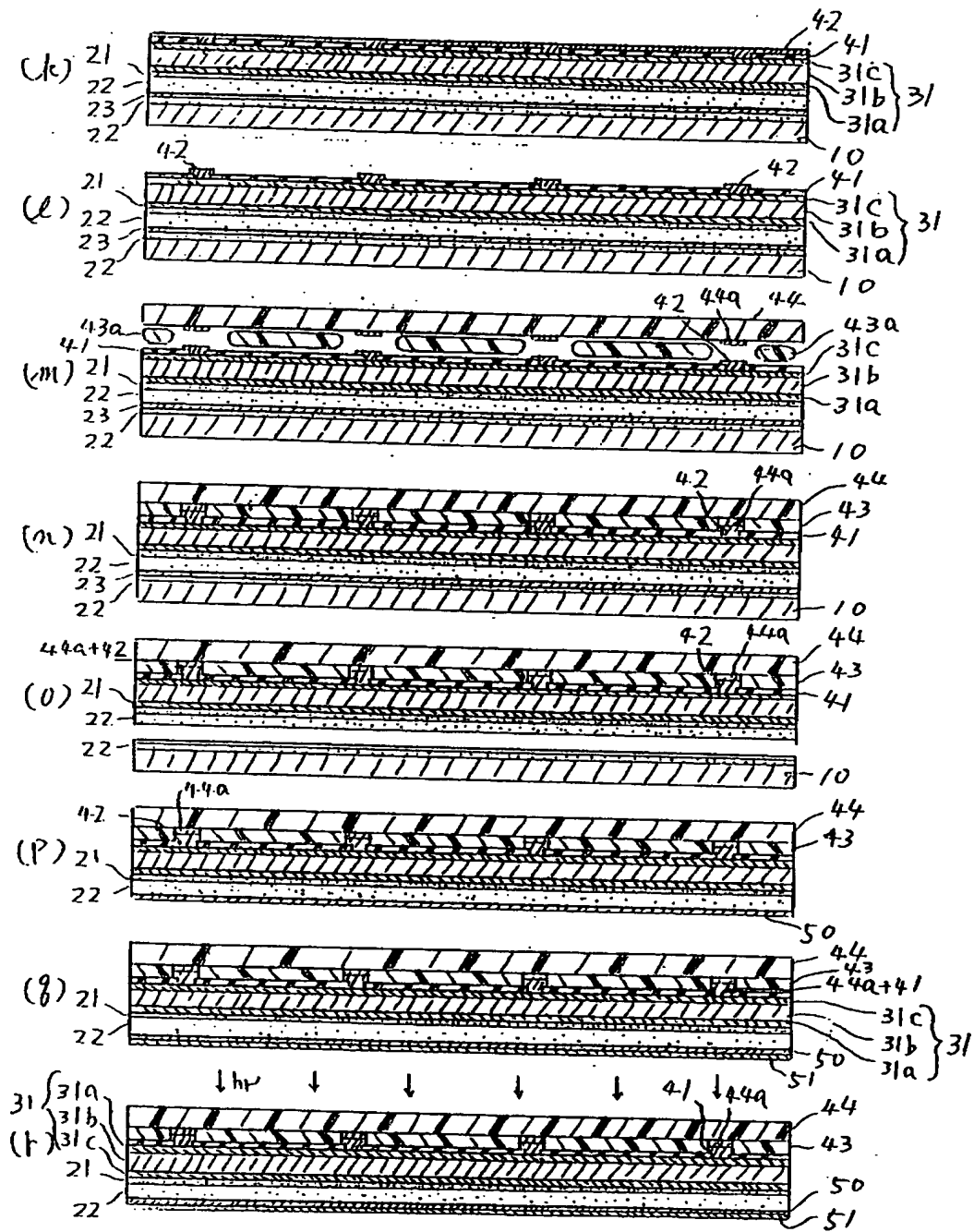




【図12】



【図13】



【書類名】要約書

【要約】

【課題】フレキシブルで、金属板／セラミック／ガラス／樹脂等、従来からの半導体技術の常識では到底考えられなかったような基板と一体化できる単結晶薄膜シリコン等の薄膜半導体を安価に製造することができる薄膜半導体の製造方法、及びその薄膜半導体を用いて太陽電池を安価に製造することができる太陽電池の製造方法を提供する。

【解決手段】導体基板10表面を変化させて多孔質度が異なる2層以上の層から構成される多孔質層21、22、23を形成する工程と、多孔質層の表面に太陽電池などの半導体膜をエピタキシャル成長させる工程と、該エピタキシャル半導体膜31を多孔質層を介して半導体基板から剥離する。

【選択図】図3

【書類名】 職権訂正データ  
【訂正書類】 特許願

<認定情報・付加情報>

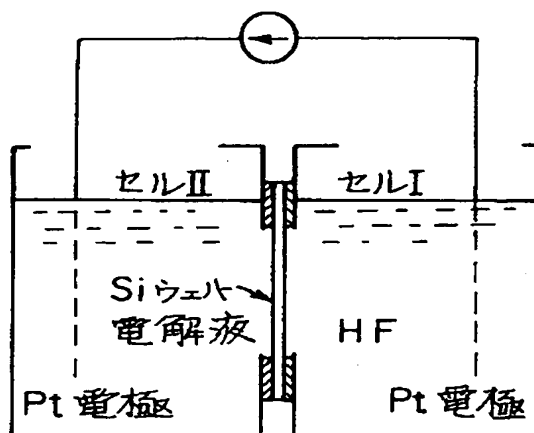
【特許出願人】  
【識別番号】 000002185  
【住所又は居所】 東京都品川区北品川6丁目7番35号  
【氏名又は名称】 ソニー株式会社  
【代理人】 申請人  
【識別番号】 100094053  
【住所又は居所】 東京都台東区柳橋2丁目4番2号 創進国際特許事  
務所  
【氏名又は名称】 佐藤 隆久

【書類名】 手続補正書  
【提出日】 平成 8年 4月 5日  
【あて先】 特許庁長官 殿  
【事件の表示】  
    【出願番号】 平成 8年特許願第 61552号  
【補正をする者】  
    【事件との関係】 特許出願人  
    【識別番号】 000002185  
    【氏名又は名称】 ソニー株式会社  
    【代表者】 出井 伸之  
【代理人】  
    【識別番号】 100094053  
    【弁理士】  
    【氏名又は名称】 佐藤 隆久  
【手続補正 1】  
    【補正対象書類名】 図面  
    【補正対象項目名】 全図  
    【補正方法】 変更  
    【補正の内容】 1  
【その他】 図面の実体的内容については変更なし  
【プルーフの要否】 要

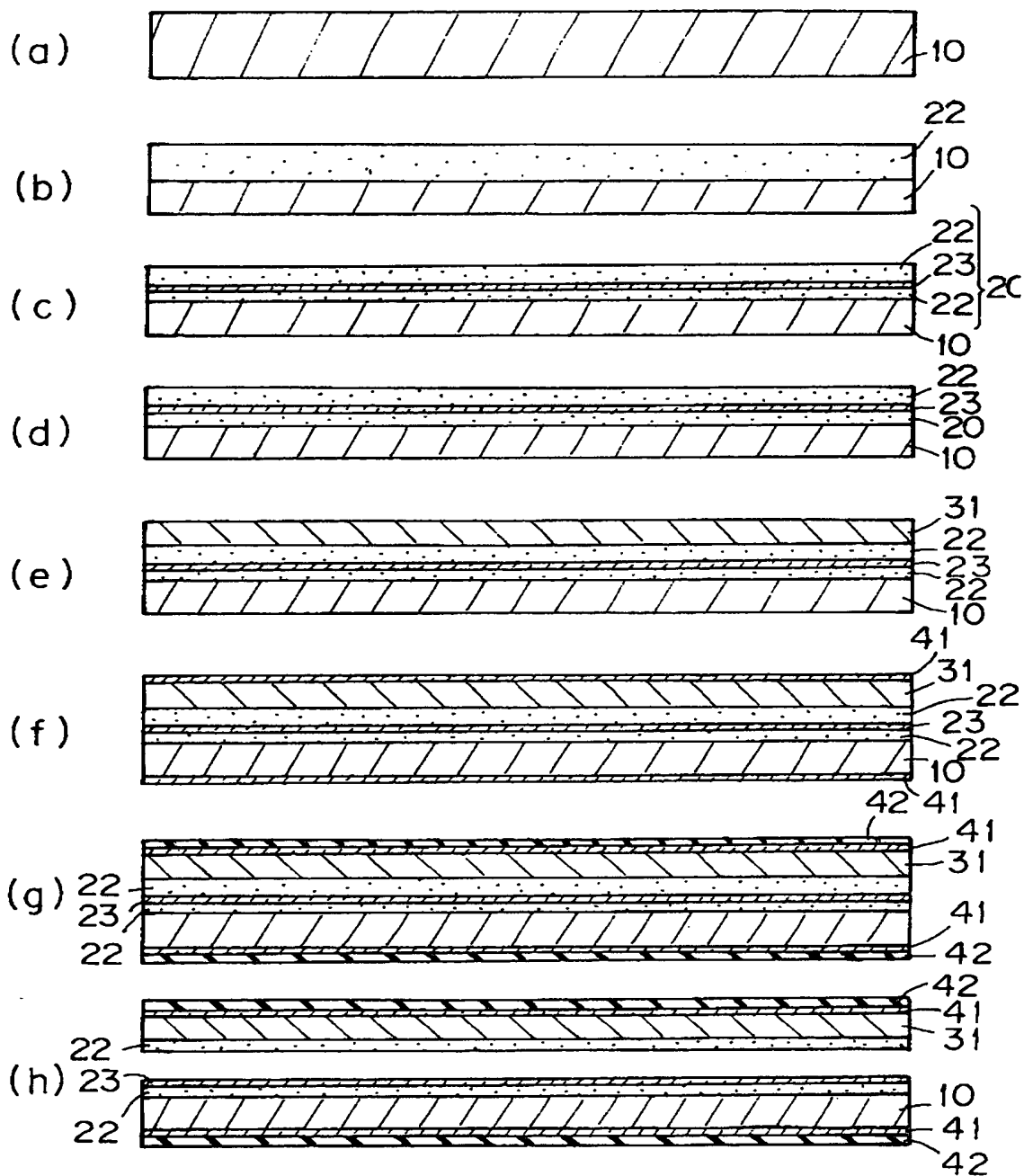
特平 8-061552

【書類名】 図面

【図1】

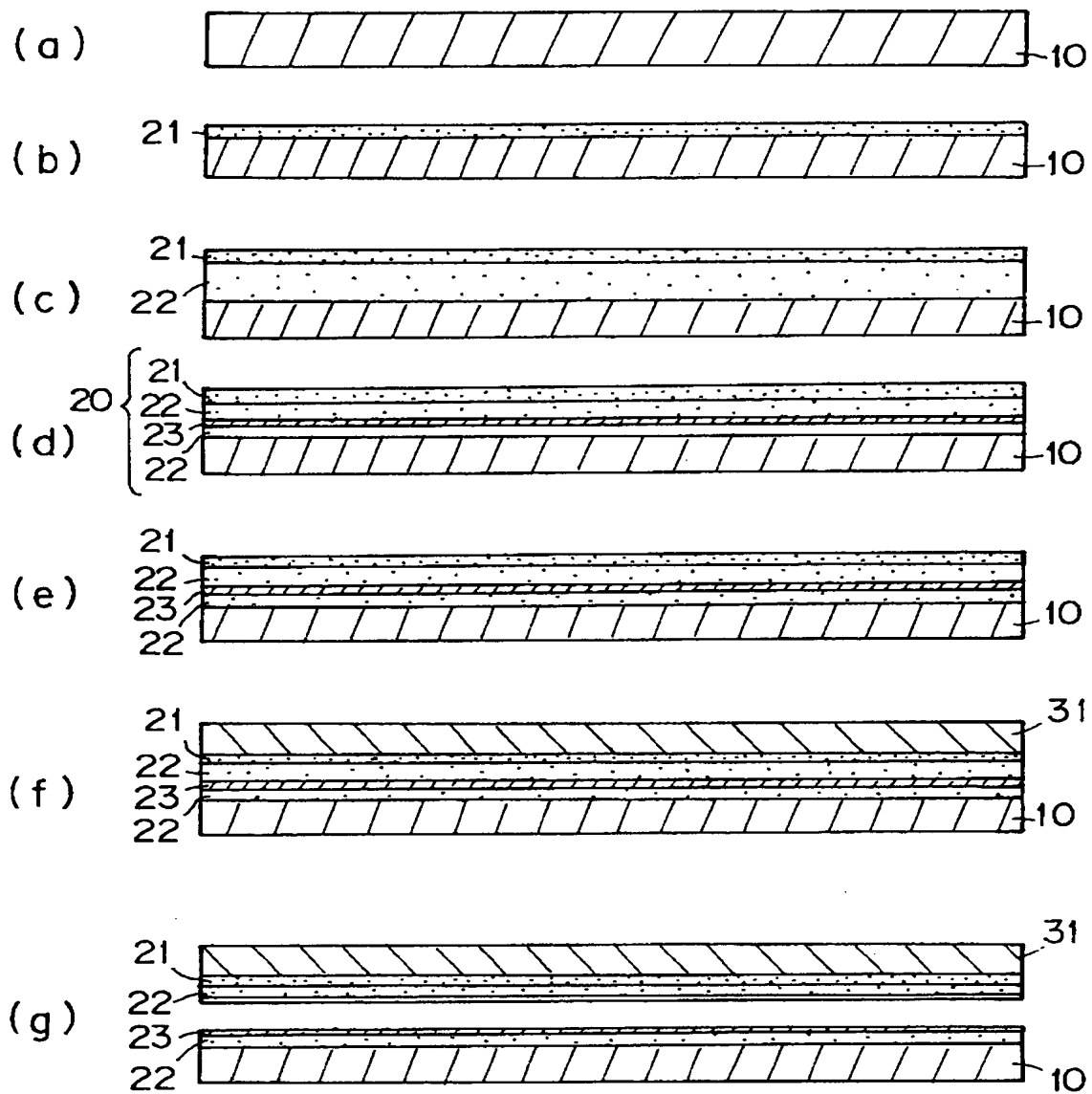


【図 2】

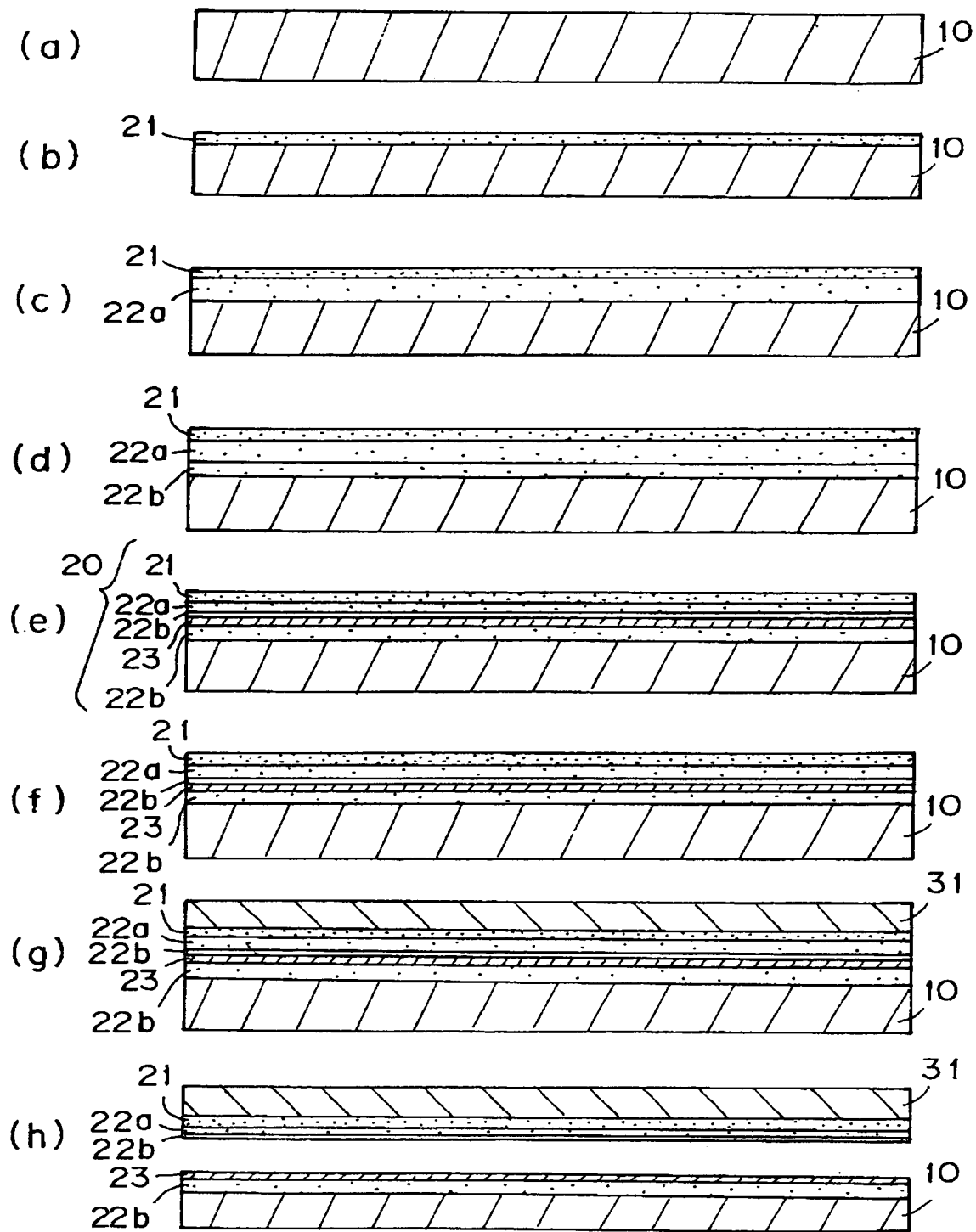




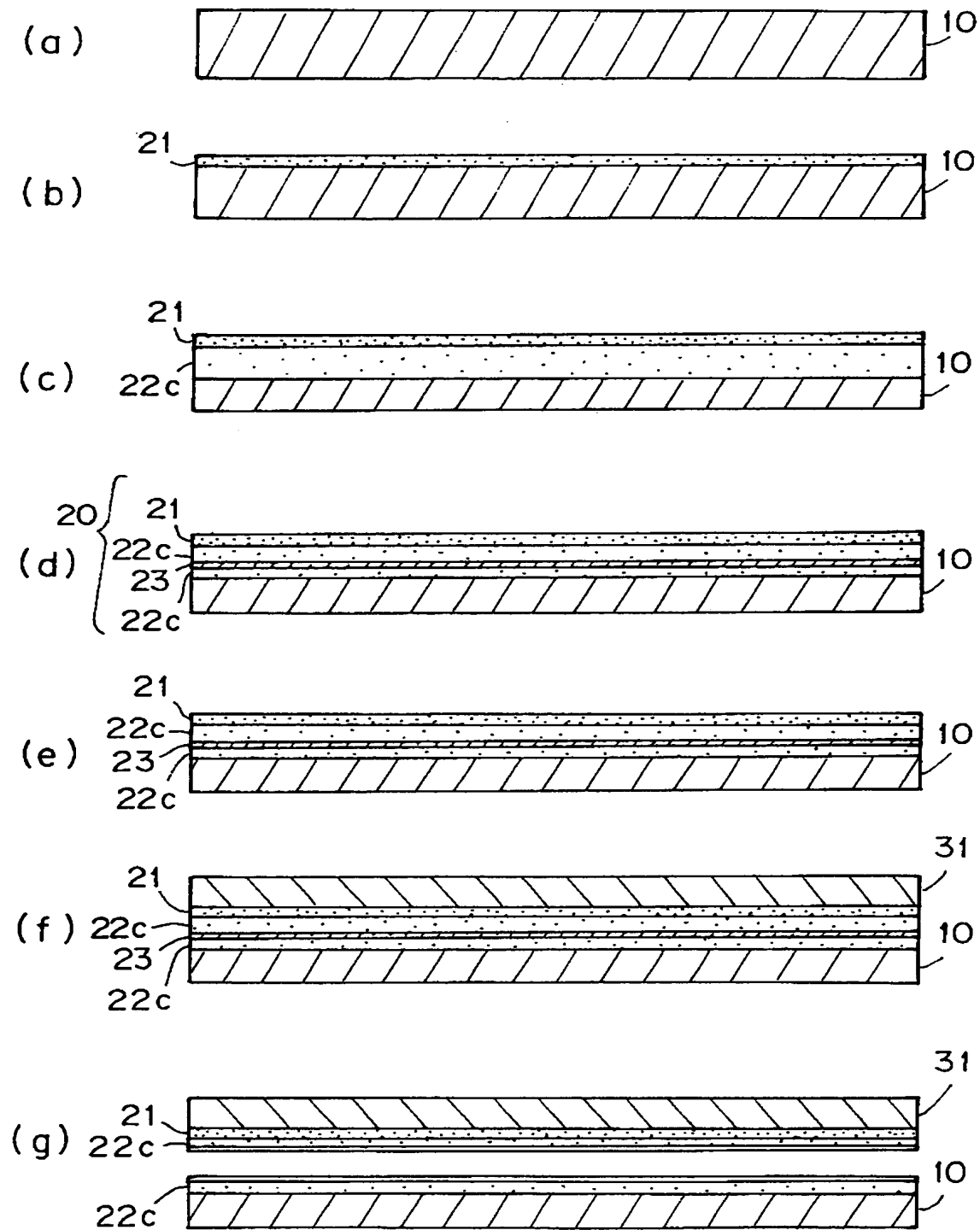
【図3】



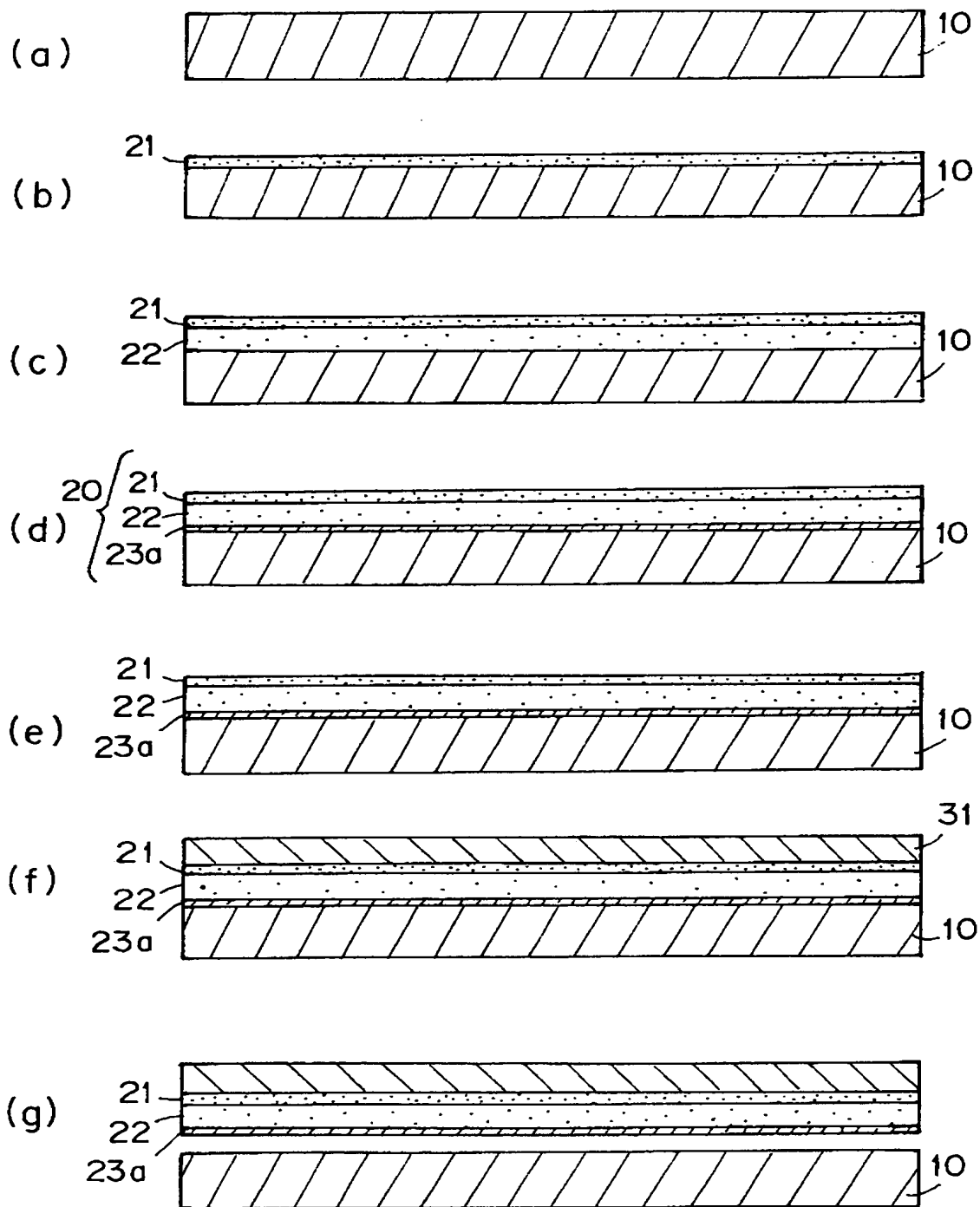
【图4】



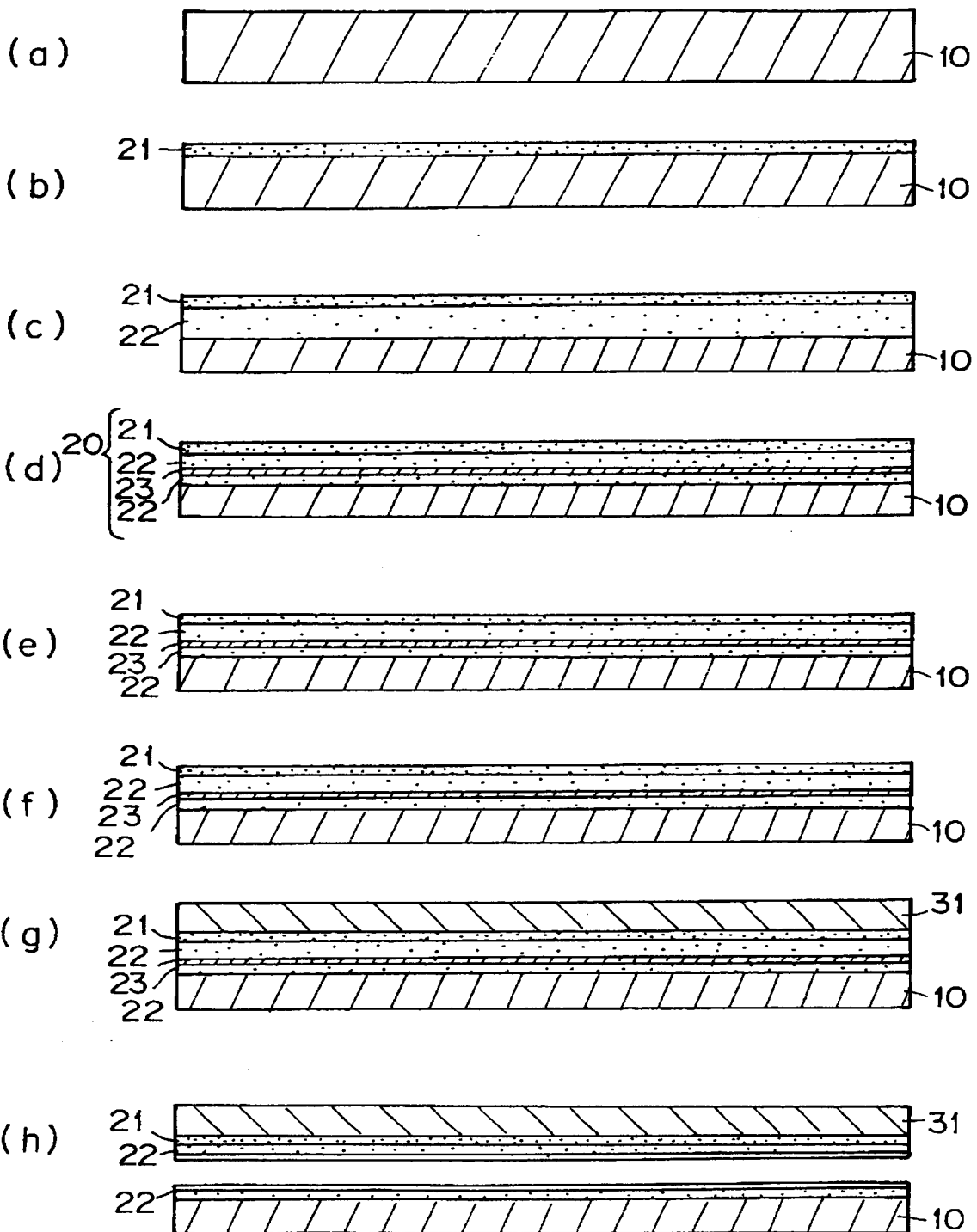
【図5】



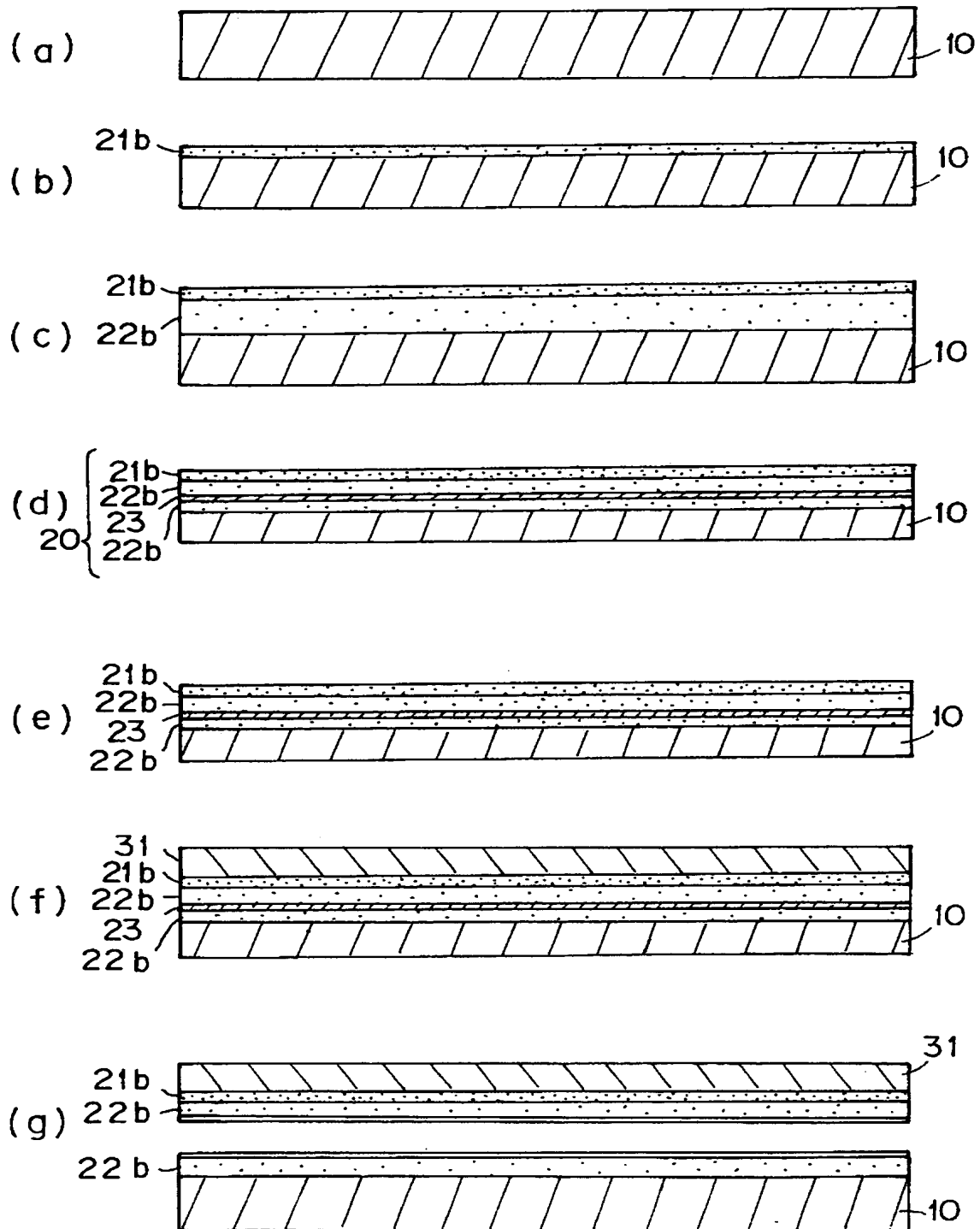
【図6】



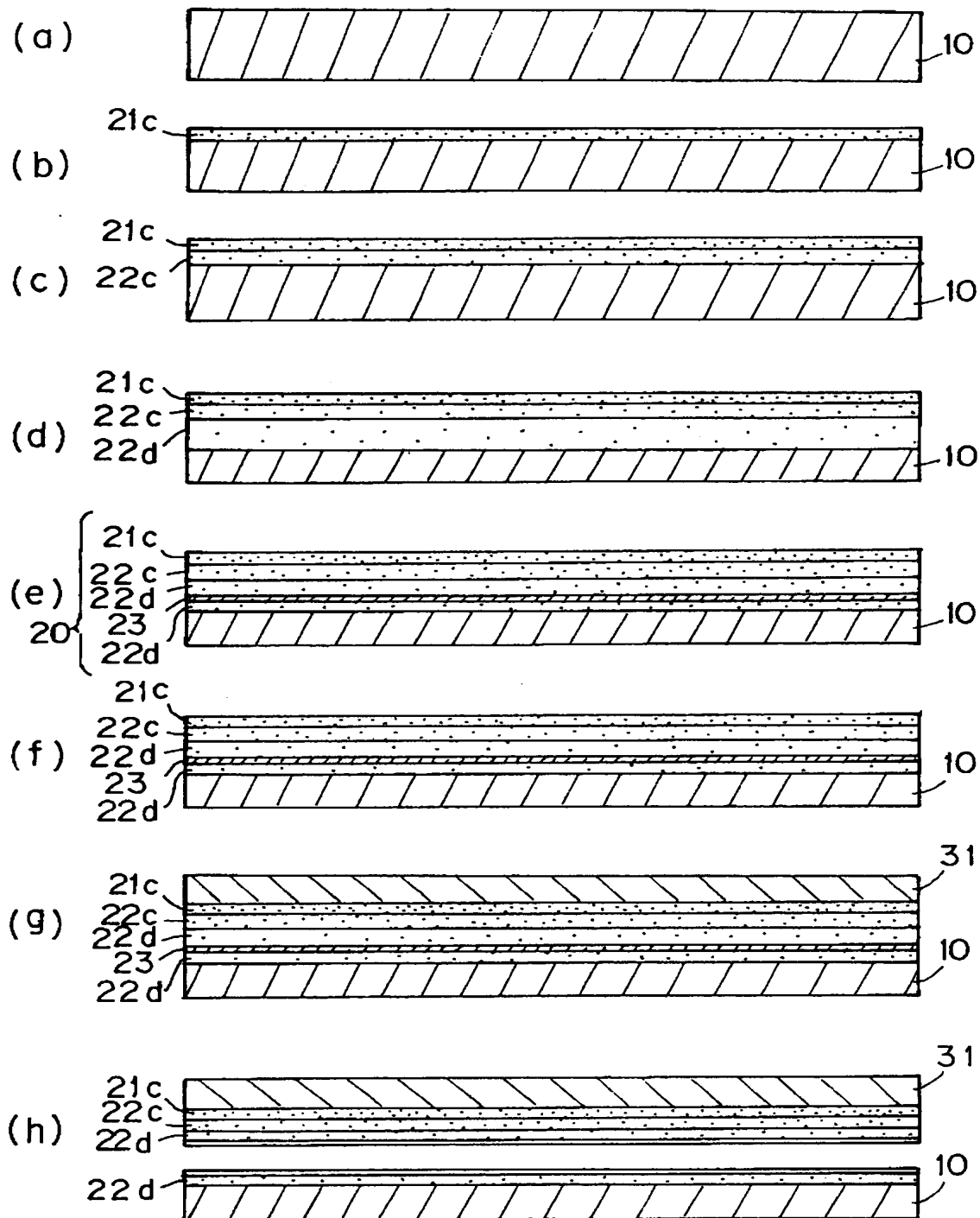
【図 7】



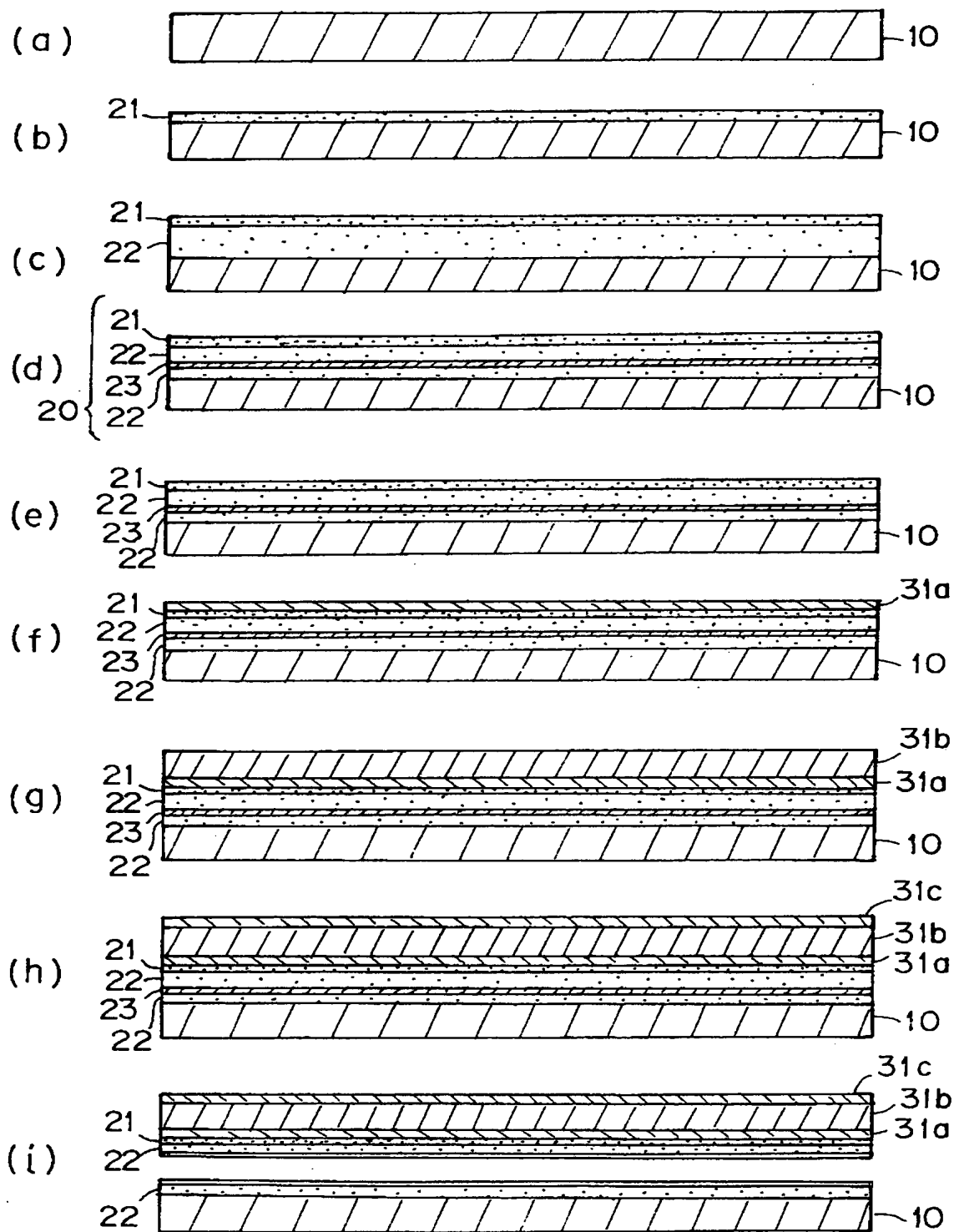
【図8】



【図9】

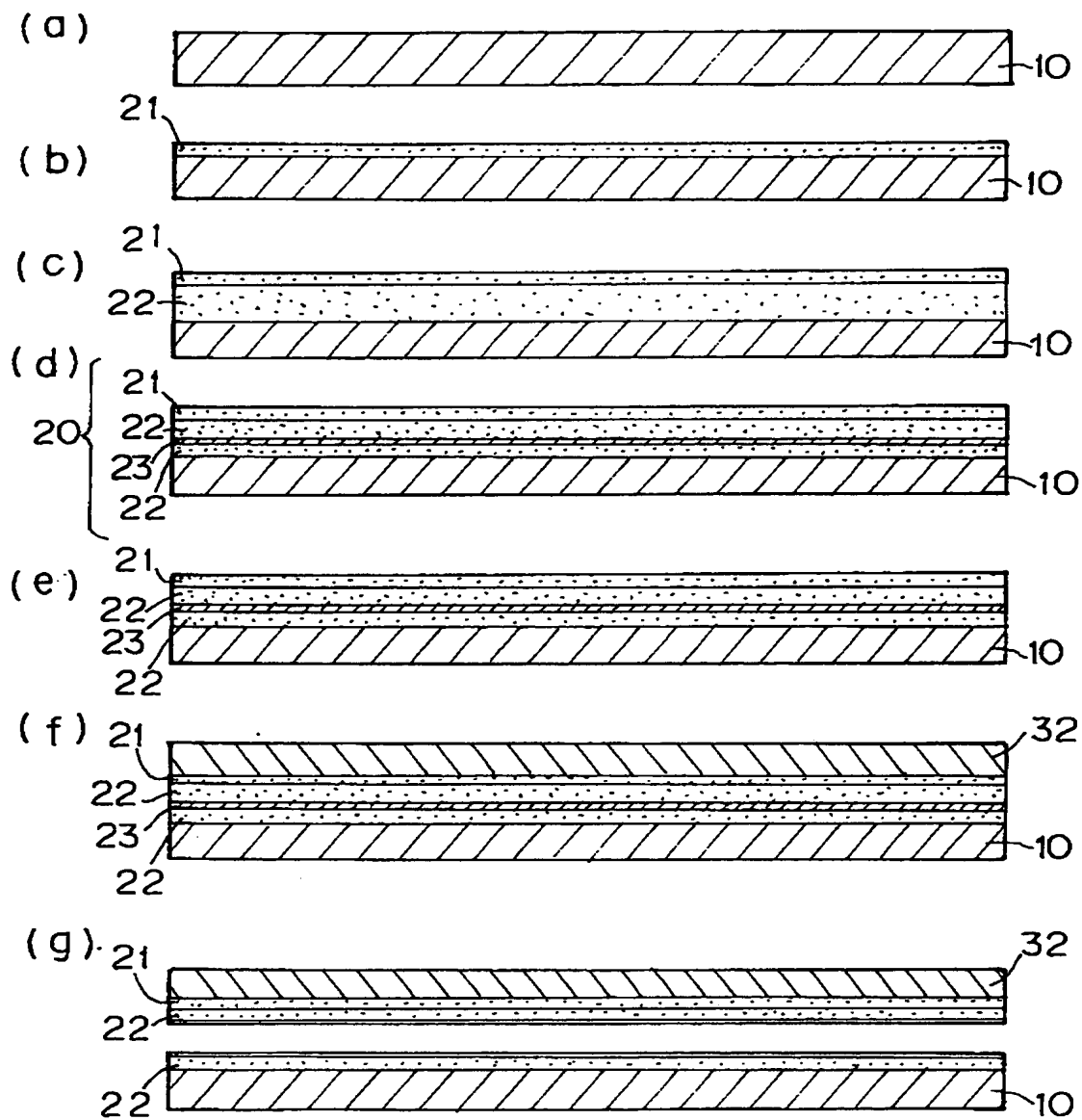


【図10】

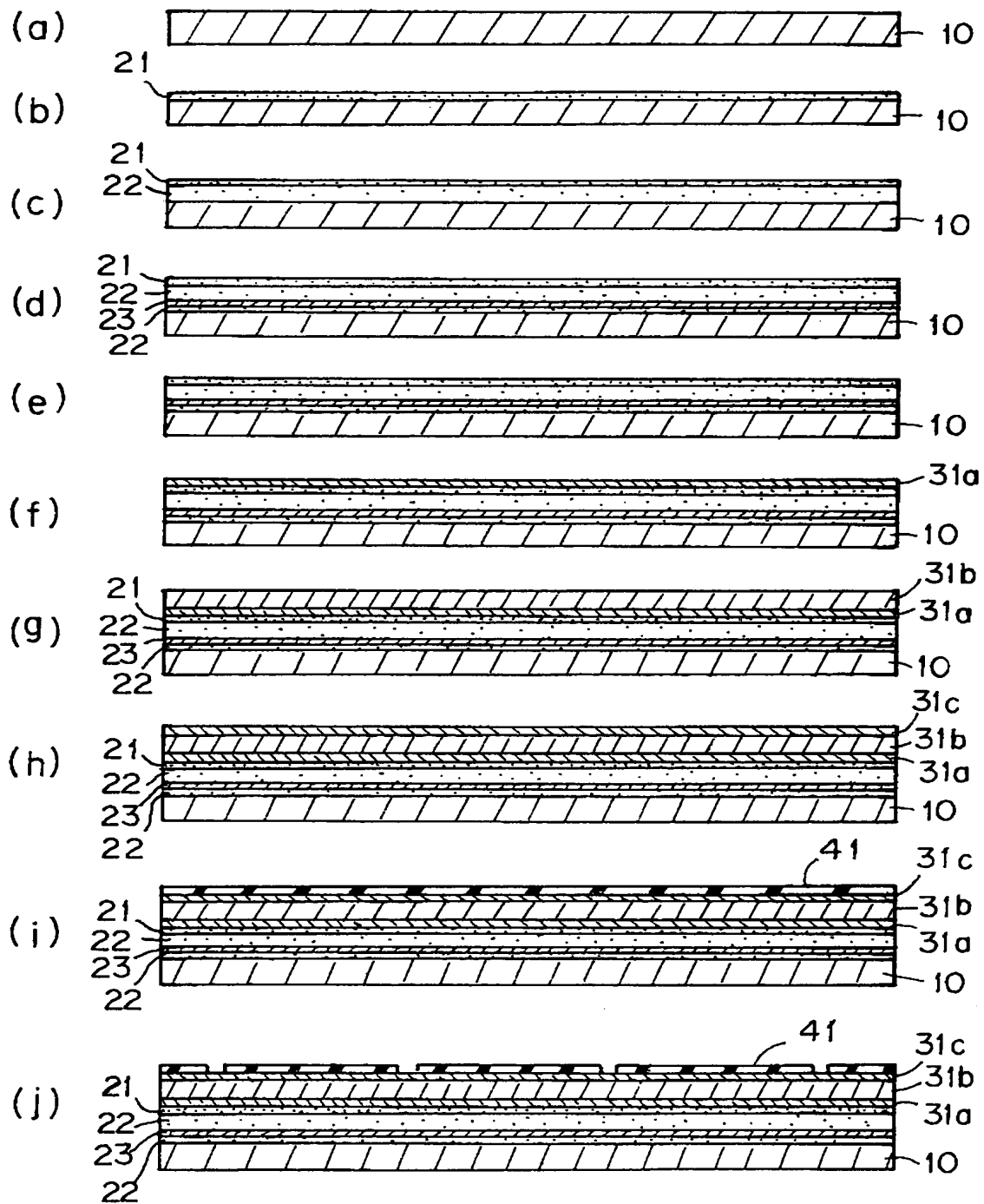




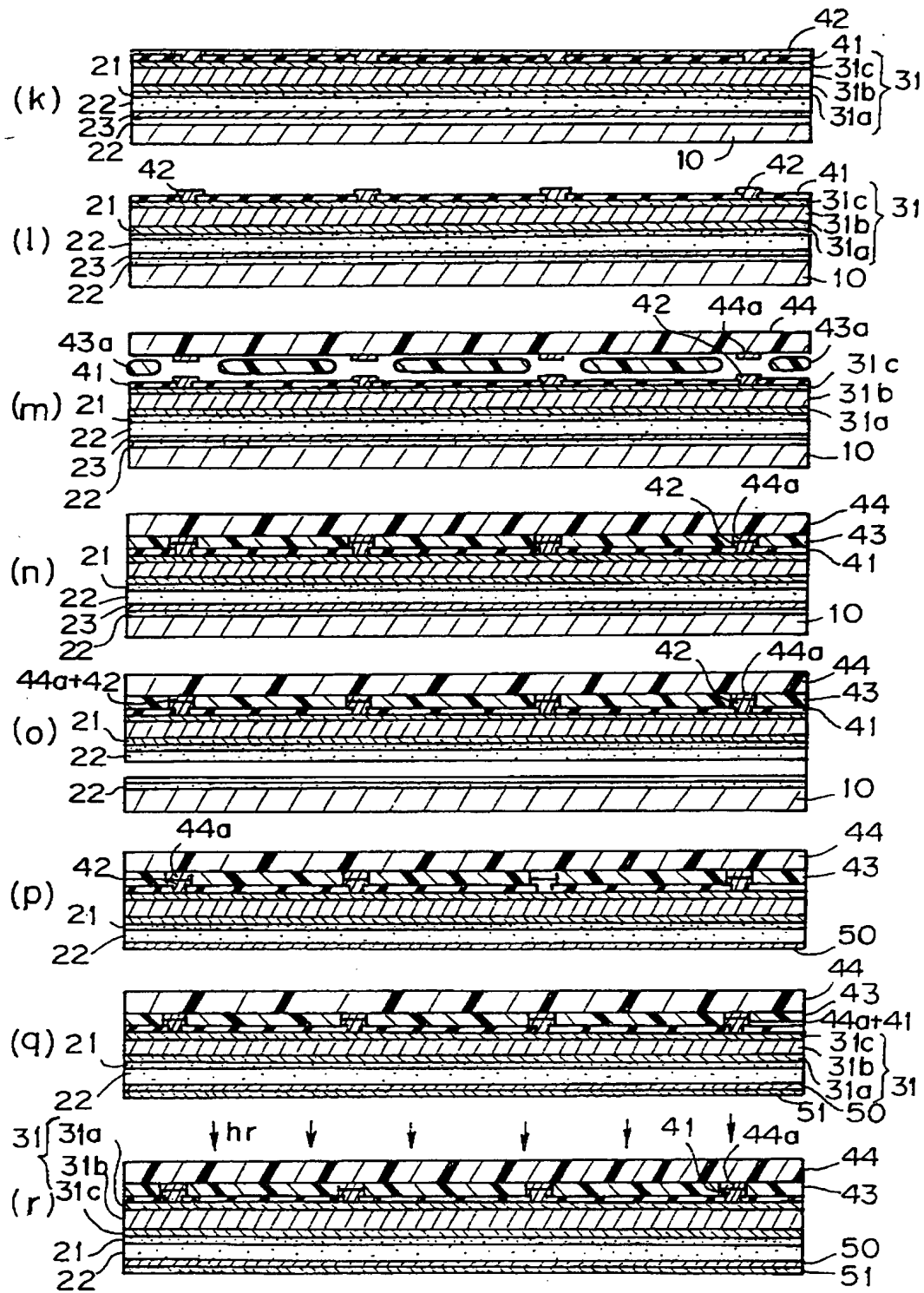
【図11】



【図12】



【図13】



【書類名】 職権訂正データ  
【訂正書類】 手続補正書

<認定情報・付加情報>

【補正をする者】

【識別番号】 000002185

【住所又は居所】 東京都品川区北品川6丁目7番35号

【氏名又は名称】 ソニー株式会社

【代理人】 申請人

【識別番号】 100094053

【住所又は居所】 東京都台東区柳橋2丁目4番2号 創進国際特許事務所

【氏名又は名称】 佐藤 隆久

出 願 人 履 歴 情 報

識別番号 [000002185]

1. 変更年月日	1990年 8月30日
[変更理由]	新規登録
住 所	東京都品川区北品川6丁目7番35号
氏 名	ソニー株式会社